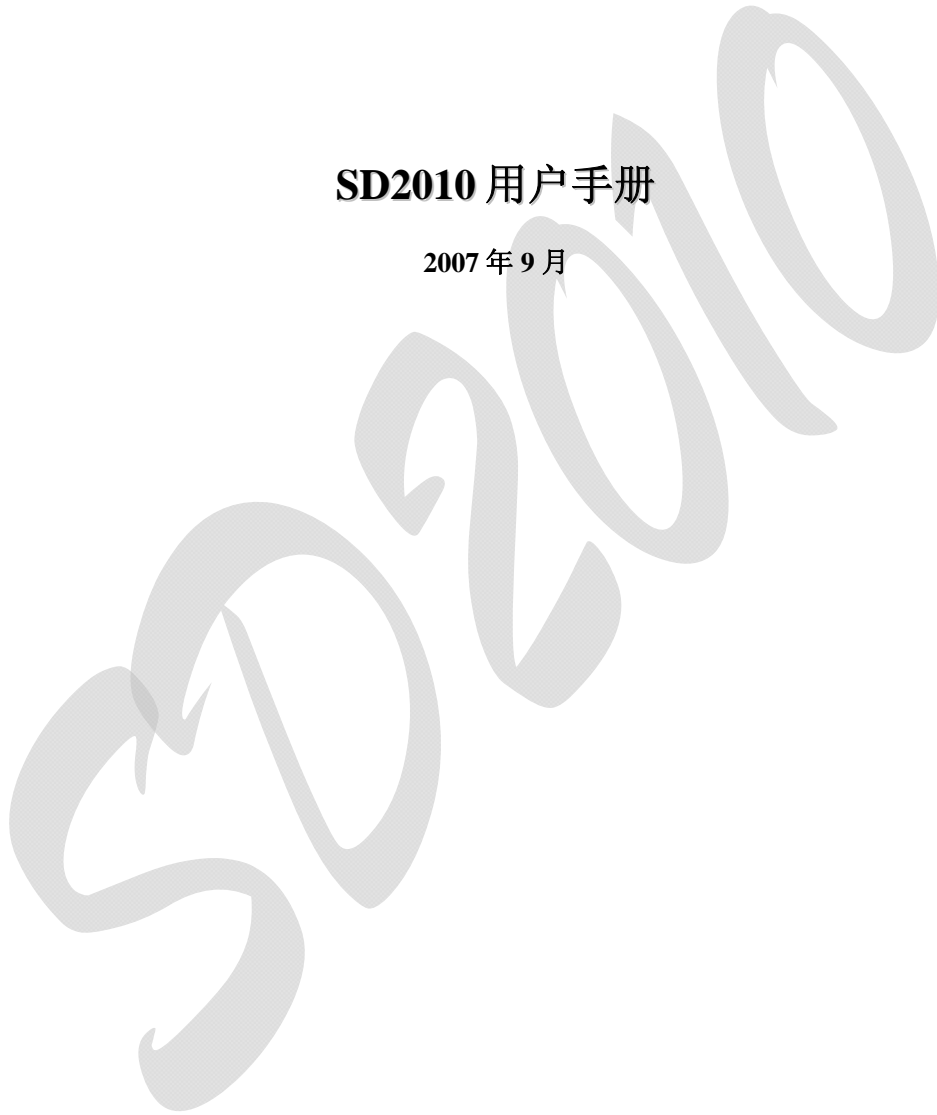


SD2010 用户手册

2007年9月



目 录

1	概述	3
1.1	芯片特性	3
1.2	芯片应用场合	3
1.3	应用原理图	4
1.4	芯片的封装引脚图	4
2	芯片特性说明	5
2.1	极限参数	5
2.2	推荐工作条件	5
2.3	封装额定功耗	5
2.4	电气特性	6
2.5	芯片工作电气特性	7
3	SD2010 典型参考特性	8
3.1	芯片功能框图	8
3.2	引脚功能描述	8
3.3	测试连接示意图	8
3.4	测试参考特性	9
4	SD2010 应用说明	12
4.1	全差分放大器	12
4.2	全差分放大器的优越性	12
4.3	外部器件选择	12
4.3.1	输入电阻 (R _i)	12
4.3.2	退耦电容 C _s	12
4.3.3	输入电容 C _i	12
4.4	电路应用形式	14
4.4.1	叠加输入信号	14
4.4.2	双差分输入叠加电路	14
4.4.3	差分输入信号与单端输入信号的叠加	14
4.4.4	两路单端输入信号的叠加	15
4.5	XTP2010 和传统 D 类放大器对比分析	16
4.5.1	传统 D 类功放调制方案	16
4.5.2	SD2010 调制方案	16
4.5.3	SD2010 输出滤波器	17
5	管脚引线宽度	18
6	芯片的封装尺寸	18

1 概述

SD2010是一款2.5W高效率D类音频功率放大器，其可以不需传统D类放大器中的输出滤波，应用电路简单，外围元件少。SD2010能够向一个4Ω负载提供2.5W的功率，效率可达88%。较好的PSRR可达-75dB。器件具有全差分结构，全桥输出，建立时间短，噪声低。使得SD2010成为较理想的D类音频功率放大器。

1.1 芯片特性

- 8Ω负载,输出功率为 400mW 条件下的效率: 88%
- 8Ω负载,输出功率为 100mW 条件下的效率: 88%
- 低静态电流: 2.8mA
- 低关断电流: 0.5uA
- 217KHz 时的 PSRR: -75 dB
- 电源电压范围: 2.5V 到 5.5V
- 内部集成 250KHz 的振荡器, 省去外部振荡器
- 过流, 过热保护功能
- 独特的 PWM 调制技术, 无需输出滤波器
- 全差分设计降低了射频干扰并无需使用输入耦合电容
- 高 CMRR, 有效抑制杂音
- 采用 WCSP 封装设计, 节省空间应用场合

1.2 芯片应用场合

- 移动电话 (手机等)
- 个人移动终端PDA
- 移动电子设备
- 消费类电子产品 (MP3/MP4/DFP/Portable DVD)

1.3 应用原理图

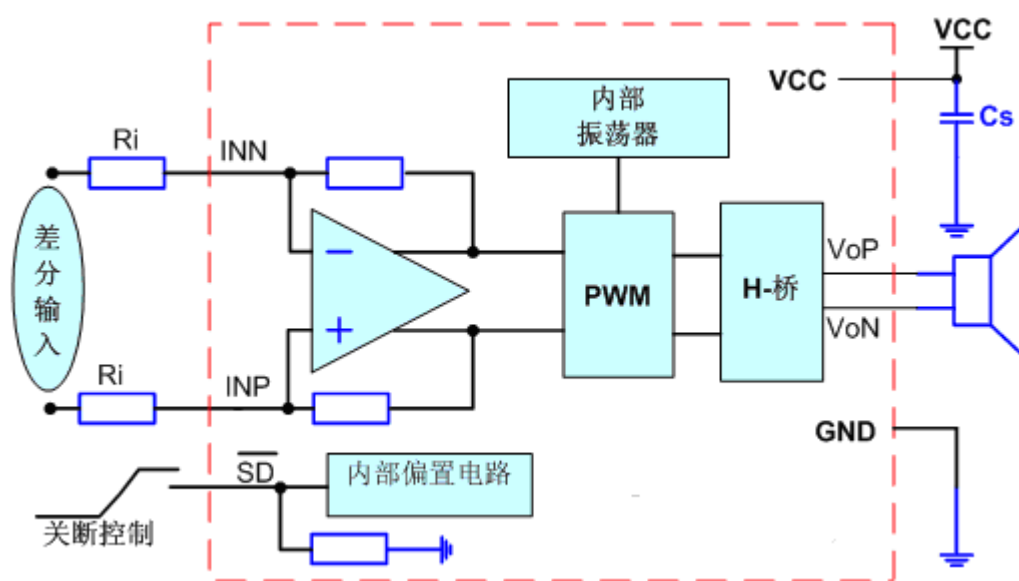


图 1 SD2010 应用原理框图

1.4 芯片的封装引脚图

Wafer Chip Scale Packaging(WCSP)

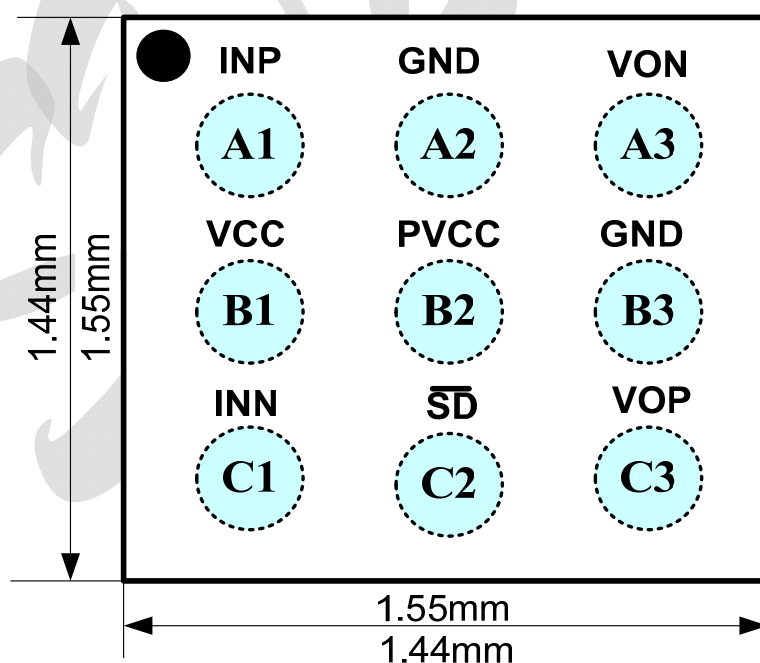


图 2 SD2010 的 WCSP 封装管脚

2 芯片特性说明

2.1 极限参数

表1 芯片极限参数表

名称	描述		参数
VCC	供电电压	工作模式	-0.3V至+6V
		关断模式	-0.3V至+7V
V _I	输入电压		-0.3V至VCC+0.3V
T _A	工作环境温度		-40℃至+85℃
T _J	芯片工作温度		-40℃至+125℃
T _{stg}	贮藏温度		-65℃至+150℃
	焊接温度		260℃

注：在极限值之外或任何其他条件下，芯片的工作性能不予保证。

2.2 推荐工作条件

表2 推荐工作条件表

参数	描述		最小值	最大值	单位
VCC	工作电压		2.5	5.5	V
V _{IH}	高电平输入电压	关断模式下	1.3	VCC	V
V _{IL}	低电平输入电压	关断模式下	0	0.35	V
R _I	输入电阻	增益小于等于 20V/V(26dB)	15		KΩ
T _A	工作环境温度		-40	85	℃

2.3 封装额定功耗

表3 封装额定功率表

降额因数	额定功率 (T _A ≤25℃)	额定功率 (T _A =70℃)	额定功率 (T _A =85℃)
7.8mW/℃	780mW	429mW	312mW

2.4 电气特性

除特别说明外，环境温度 $T_A=25^{\circ}\text{C}$ 。

表4 SD2010 电气特性表

参数	描述	条件	最小值	典型值	最大值	单位
$I_{V_{OSI}}$	输出失调电压	$V_I=0\text{V}$, $A_V=2\text{V/V}$, $V_{CC}=2.5$ 到 5.5V		1	25	mV
PSRR	电源电压抑制比	$V_{CC}=2.5$ 到 5.5V		-75	-55	dB
CMRR	共模抑制比	$V_{CC}=2.5$ 到 5.5V , $V_{IC}=V_{CC}/2$ 到 0.5V , $V_{IC}=V_{CC}/2$ 到 $V_{CC}-$ 0.8V ,		-68	-49	dB
I_{IH}	高电平输入电流	$V_{CC}=5.5\text{V}$, $V_I=5.8\text{V}$			100	μA
I_{IL}	低电平输入电流	$V_{CC}=5.5\text{V}$, $V_I=-0.3\text{V}$			5	μA
I_Q	静态电流	$V_{CC}=2.5\text{V}$, 空载		3.4	4.9	mA
		$V_{CC}=3.6\text{V}$, 空载		2.8		
		$V_{CC}=5.5\text{V}$, 空载		2.2	3.2	
$I_{(SD)}$	关断电流	$V_{(SD)}=0.35\text{V}$, $V_{CC}=2.5\text{V}$ 到 5.5V		0.5	2	μA
R_{DS}		$V_{CC}=2.5\text{V}$		700		m Ω
		$V_{CC}=3.6\text{V}$		500		
		$V_{CC}=5.5\text{V}$		400		
	关断模式输出阻抗	$V_{(SD)}=0.4\text{V}$		> 1		k Ω
$f_{(SW)}$	开关频率	$V_{CC}=2.5$ 到 5.5V	200	250	300	kHz
Gain	增益	$V_{CC}=2.5$ 到 5.5V	$\frac{285\text{k}\Omega}{R_i}$	$\frac{300\text{k}\Omega}{R_i}$	$\frac{315\text{k}\Omega}{R_i}$	

2.5 芯片工作电气特性

表5 芯片工作电气特性表

参数	描述	条件	最小值	典型值	最大值	单位		
Po	输出功率	THD+N=10%,f=1KHz,RL=4Ω	VCC=5V		2.5		W	
			VCC=3.6V		1.3			
			VCC=2.5V		0.52			
		THD+N=1%,f=1KHz,RL=4Ω	VCC=5V		2.08			W
			VCC=3.6V		1.06			
			VCC=2.5V		0.42			
		THD+N=10%,f=1KHz,RL=8Ω	VCC=5V		1.45			W
			VCC=3.6V		0.73			
			VCC=2.5V		0.33			
		THD+N=1%,f=1KHz,RL=8Ω	VCC=5V		1.19			W
			VCC=3.6V		0.59			
			VCC=2.5V		0.26			
THD+N	总失真度	VCC=5V, Po=1W,RL=8Ω,f=1KHz			0.18%			
		VCC=3.6V, Po=0.5W,RL=8Ω,f=1KHz			0.19%			
		VCC=2.5V, Po=200mW,RL=8Ω,f=1KHz			0.20%			
K _{SVR}		VCC=3.6V,f=217KHz,V _{RIPPLE} =200mV _{PP} ,Ci=2uf			-67		dB	
SNR	信噪比	VCC=5V, Po=1W,RL=8Ω			97		dB	
V _n	输出噪声电压	VCC=3.6V,f=20Hz~20KHz,Ci=2uf	不加权		48		dB	
			A 加权		36			
CMRR	共模抑制比	VCC=3.6V, V _{IC} =1V _{PP}	f=217Hz		-63			
Z _i	输入阻抗			142	150	158	kΩ	
	建立时间	VCC=3.6V, (关断模式)			1		ms	

3 SD2010 典型参考特性

3.1 芯片功能框图

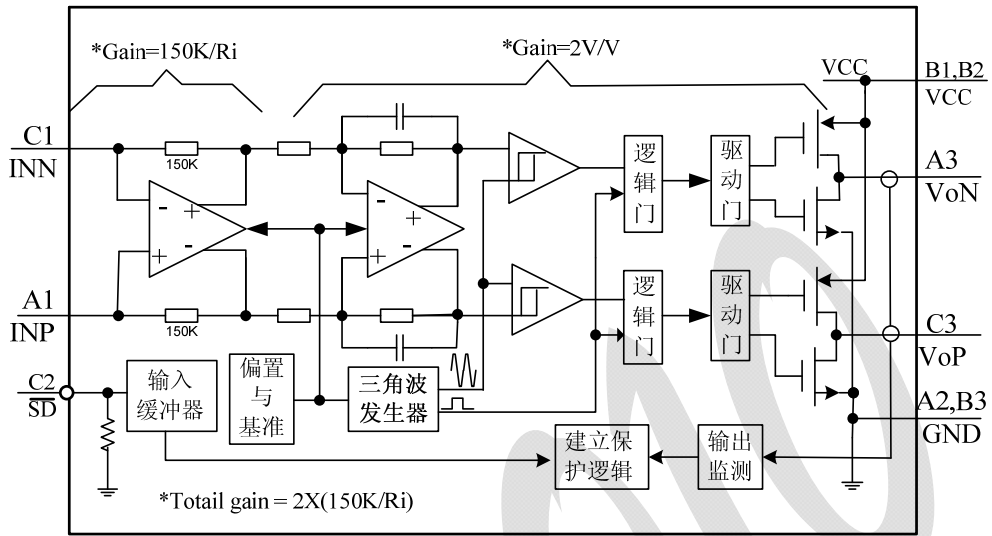


图 3 SD2010 内部逻辑功能框图

3.2 引脚功能描述

表6 芯片引脚功能描述表

引脚		I/O	描述
名称	YEF, YZF		
INN	C1	I	反向输入
INP	A1	I	同相输入
VCC	B1	I	电源正端
VoP	C3	O	同相输出
GND	A2,B3	I	电源地
VoN	A3	O	反向输出
/SD	C2	I	关断开关
PVCC	B2	I	电源正端

3.3 测试连接示意图

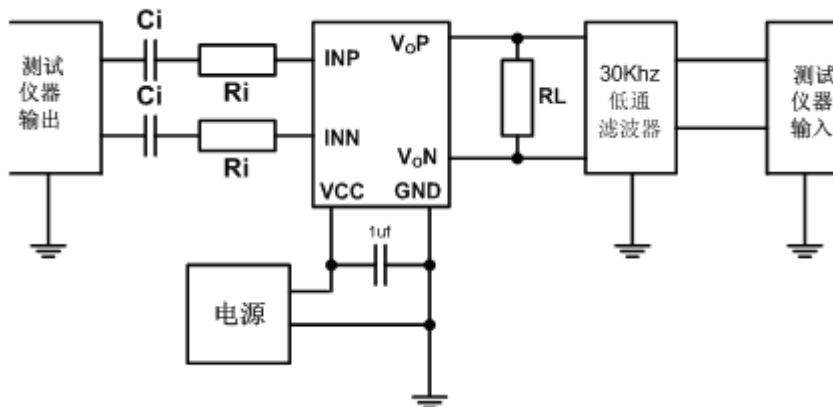
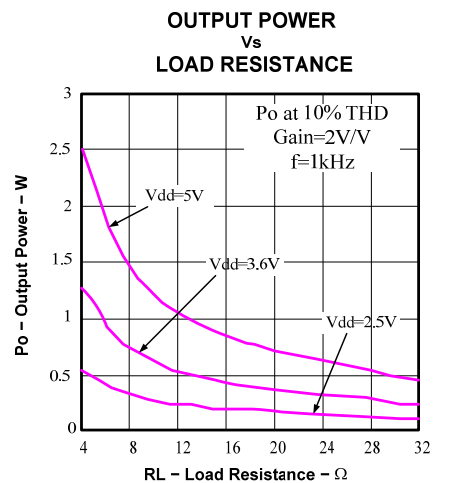
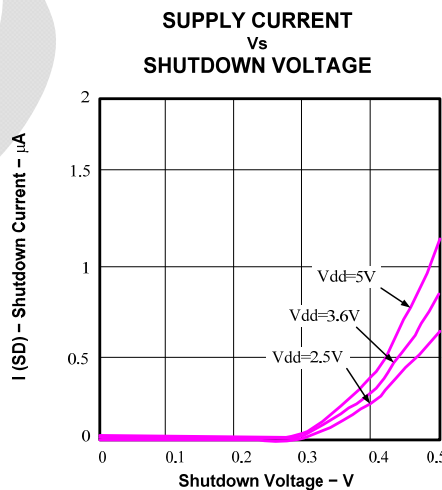
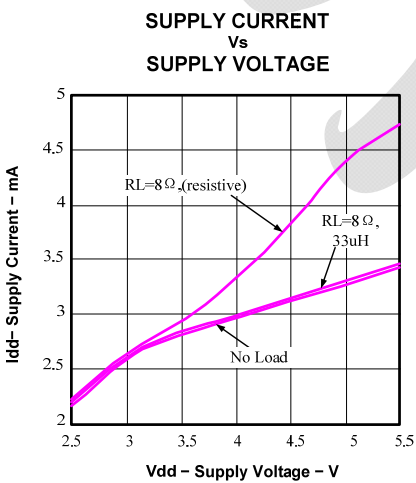
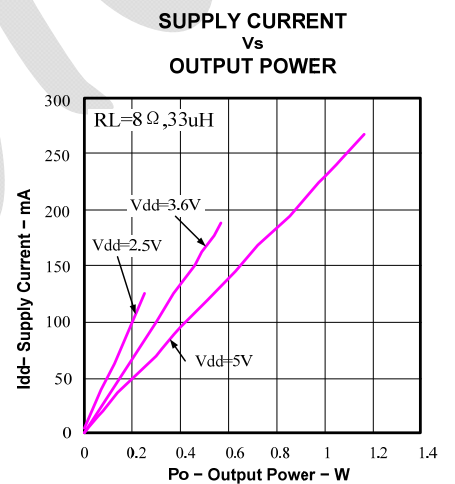
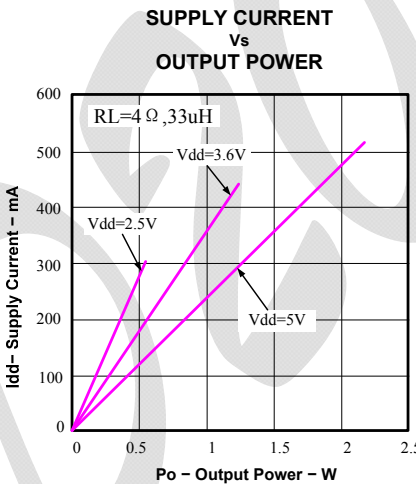
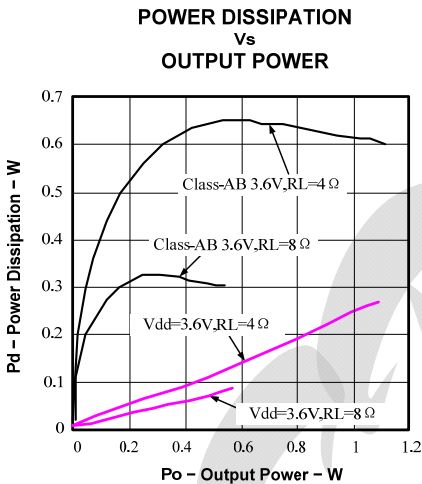
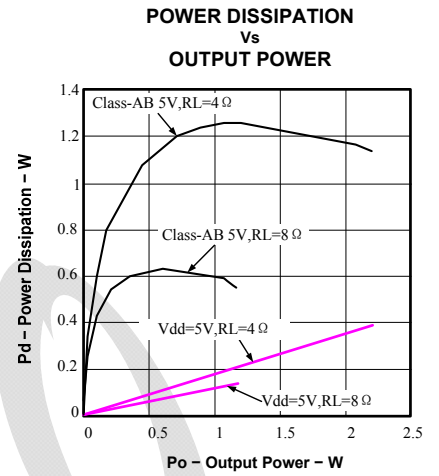
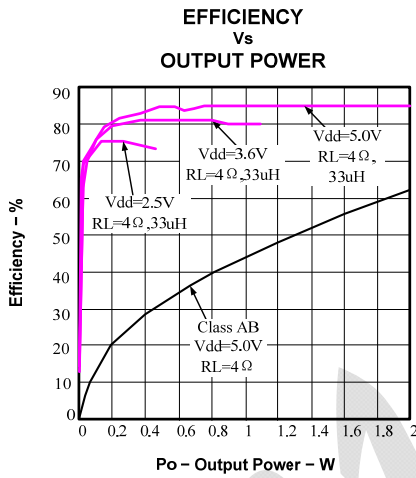
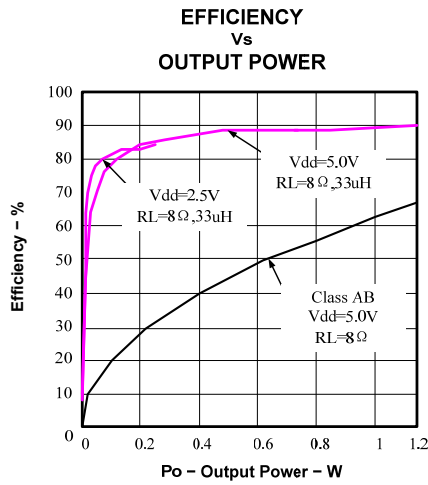
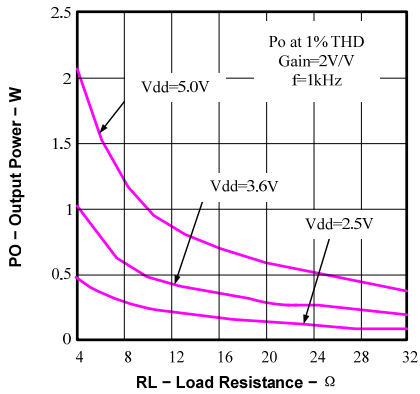


图 4 SD2010 测试连接示意图

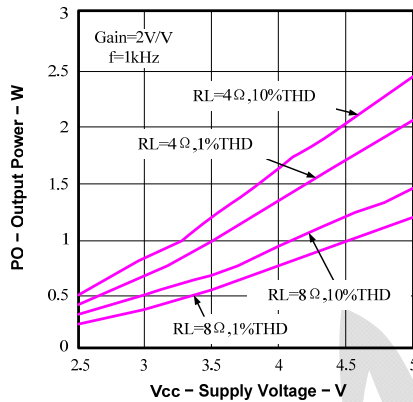
3.3 测试参考特性



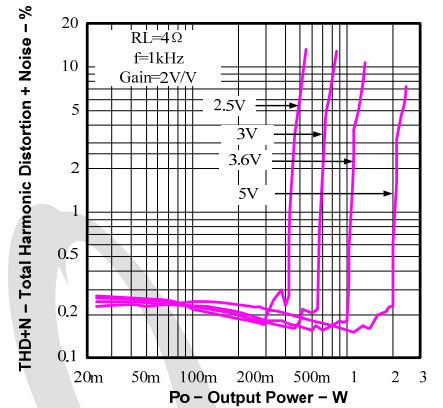
OUTPUT POWER
Vs
LOAD RESISTANCE



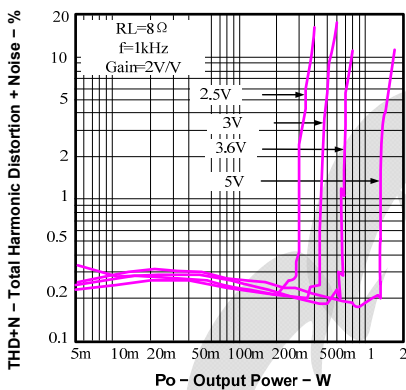
OUTPUT POWER
Vs
SUPPLY VOLTAGE



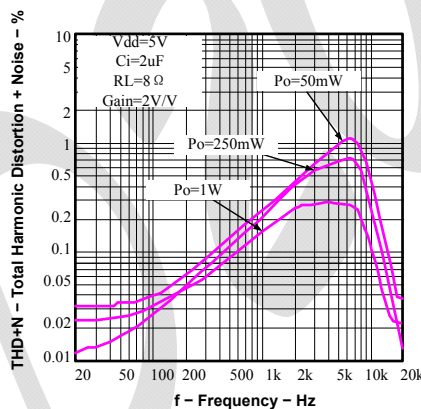
TOTAL HARMONIC DISTORTION + NOISE
Vs
OUTPUT POWER



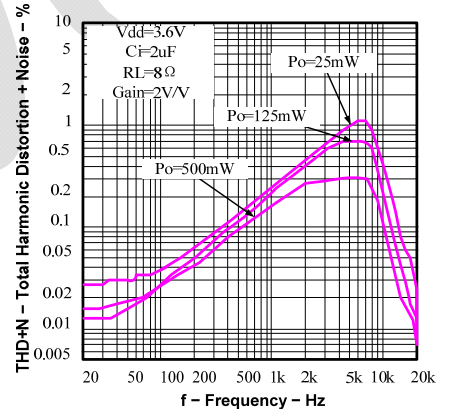
TOTAL HARMONIC DISTORTION + NOISE
Vs
OUTPUT POWER



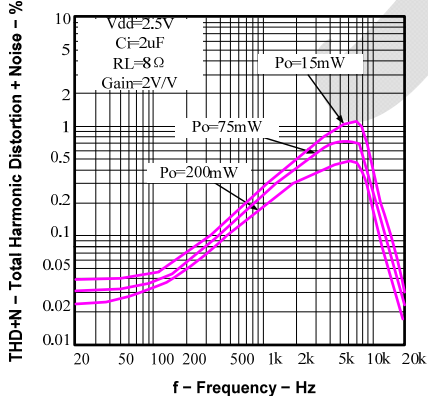
TOTAL HARMONIC DISTORTION + NOISE
Vs
FREQUENCY



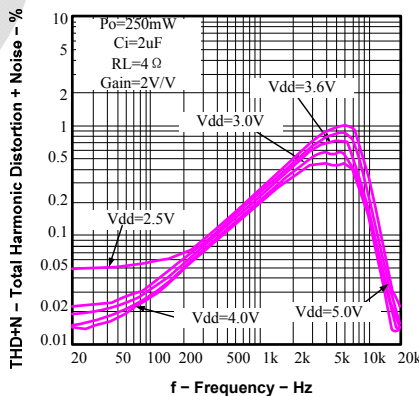
TOTAL HARMONIC DISTORTION + NOISE
Vs
FREQUENCY



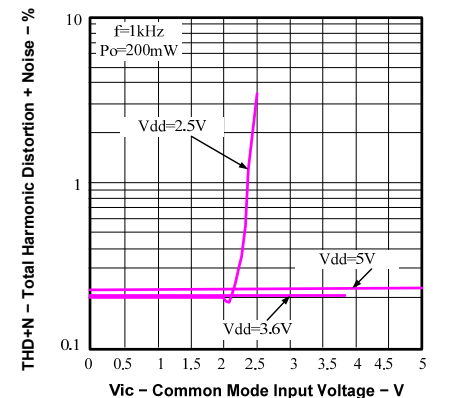
TOTAL HARMONIC DISTORTION + NOISE
Vs
FREQUENCY



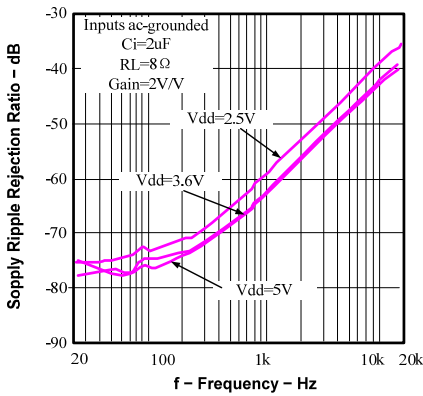
TOTAL HARMONIC DISTORTION + NOISE
Vs
FREQUENCY



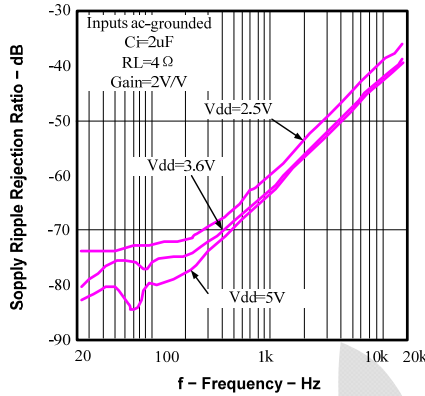
TOTAL HARMONIC DISTORTION + NOISE
Vs
COMMON MODE INPUT VOLTAGE



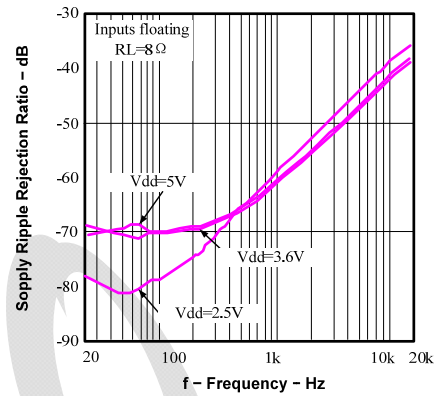
SUPPLY RIPPLE REJECTION RATIO
Vs
FREQUENCY



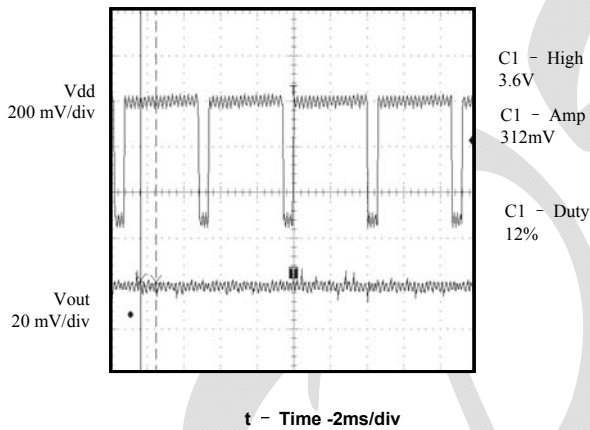
SUPPLY RIPPLE REJECTION RATIO
Vs
FREQUENCY



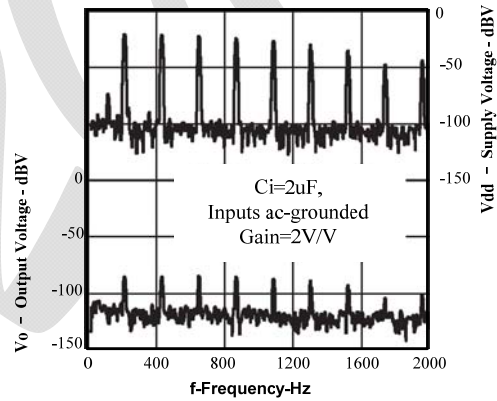
SUPPLY RIPPLE REJECTION RATIO
Vs
FREQUENCY



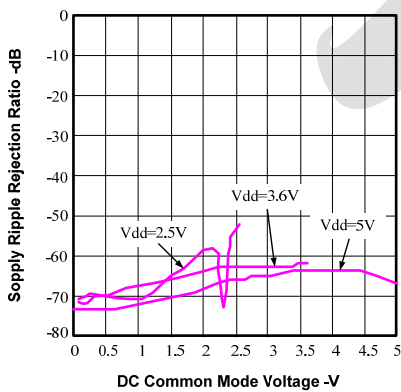
GSM POWER SUPPLY REJECTION
Vs
TIME



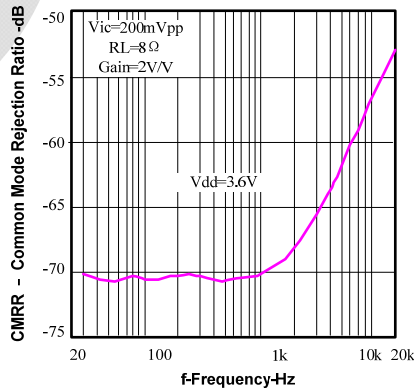
GSM POWER SUPPLY REJECTION
vs
FREQUENCY



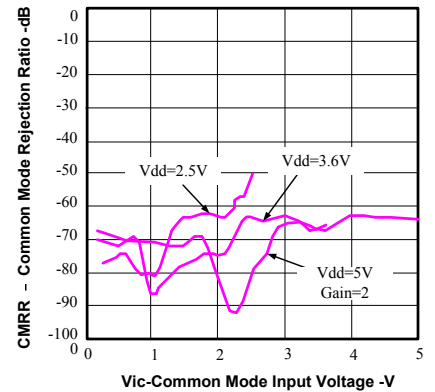
SUPPLY RIPPLE REJECTION RATIO
vs
DC COMMON MODE VOLTAGE



COMMON-MODE REJECTION RATIO
vs
FREQUENCY



COMMON-MODE REJECTION RATIO
vs
COMMON-MODE INPUT VOLTAGE



4 SD2010 应用说明

4.1 全差分放大器

SD2010 是一款输入，输出都采用差分结构的全差分放大器，双端输入，双端输出。也可以应用在单端输入模式。

4.2 全差分放大器的优越性

- 无需输入耦合电容
- 无需旁路电容
- 可抑制从输入端感应的高频噪声信号

4.3 外部器件选择

表7 外部器件

名称	参数	尺寸	品牌	封装型号
Ri	150KΩ (±0.5%)	0402	Panasonic	ERJ2RHD154V
Cs	1μf (±22%, -80%)	0402	Murata	GRP155F50J105Z
Ci (note 1)	3.3nF (±10%)	0201	Murata	GRP033B10J332K

备注：Ci 仅仅在单端输入或 Vicm 不在 0.5V 到 VCC-0.8V 的范围内需要。当 Ci=3.3nF (Ri=150KΩ) 构成一个下限频率为 321Hz 的高通滤波器。

4.3.1 输入电阻 (Ri)

通过选择输入电阻的参数值可以配置放大器的增益：

$$Gain = \frac{2 \times 150k\Omega}{Ri} \left(\frac{V}{V} \right) \quad (1)$$

阻抗匹配对于全差分放大器来说是很重要的。输出与反馈的平衡取决于电路的阻抗匹配情况，CMRR，PSRR 和二次谐波失真的消除也可以得到优化。因此采用精度为 1% 的电阻优化的效果更为显著。在 PCB 布局时，输入电阻应尽可能的靠近芯片的输入引脚以获得更好的信噪比效果和更高的输入阻抗。为了得到最好的性能效果，芯片增益应设计为小于等于 2V/V。低增益和大电压信号可以使得芯片的性能更为突出。

4.3.2 退耦电容 Cs

SD2010 是一款高性能的 D 类音频功率放大器，需要适当的电源退耦以确保它的高效率和低谐波失真。退耦电容采用低阻抗陶瓷电容，容值为 1μf，尽量靠近芯片电源供电引脚，因为电路中任何电阻，电容和电感都可能影响到功率转换的效率。一个 10μf 或更大的电容放置在放大器的附近会得到更好的滤波效果，但在具有高电源电压抑制系数的放大器应用中是不需要这样一个电容的。

4.3.3 输入电容 Ci

如果设计中的差分输入信号在 0.5V 到 VCC-0.8V 的范围内，如果输入信号幅度不在这个范围内，输入端是个高通滤波器或者 SD2010 用在单端输入系统中，输入电容是必须的。输入端作为高通滤波器时，滤波器中心频率的计算公式如下：

$$f_c = \frac{1}{2\pi Ri Ci} \quad (2)$$

输入电阻和输入电容的参数直接影响到滤波器的下限频率，从而影响放大器的性能。输入电容的计算公式如下：

$$Ci = \frac{1}{2\pi Ri f_c} \quad (3)$$

如果信号的输入频率在音频范围内，输入电容的精度可以是 $\pm 10\%$ 或者更高，因为电容不匹配会影响的滤波器的性能。采用大电容（1uf）可以很好的重现低频信号。但在 GSM 电话中，地面信号在 217Hz 上下摆动，但在多媒体数字信号偏解码器的信号却没有这样的摆动。

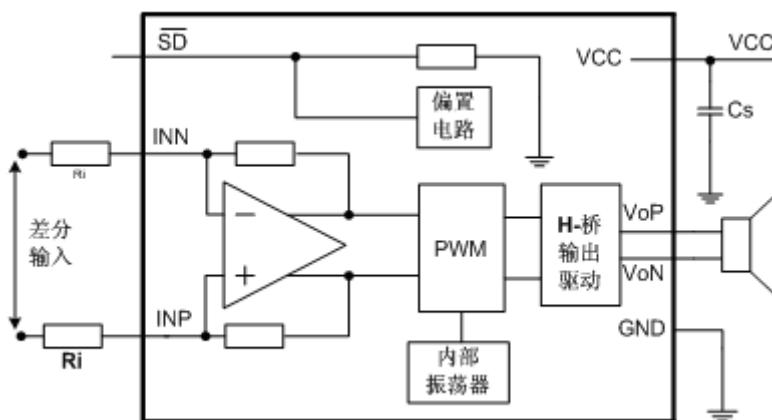


图 5 典型应用电路—差分输入（在移动电话中的应用）

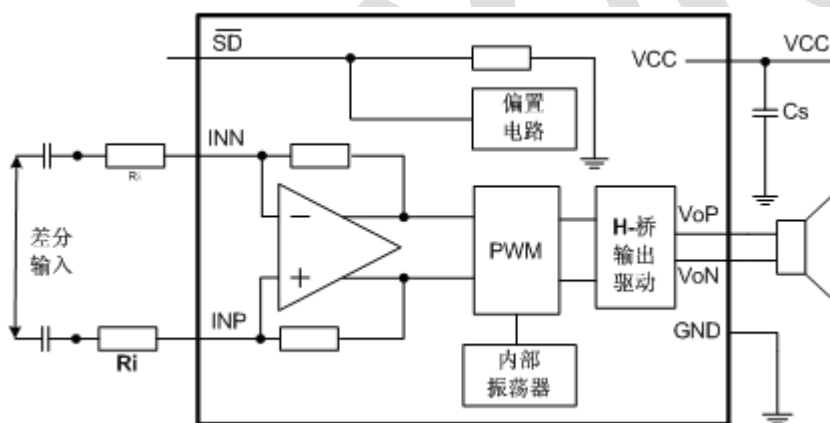


图 6 带输入电容的差分输入应用电路

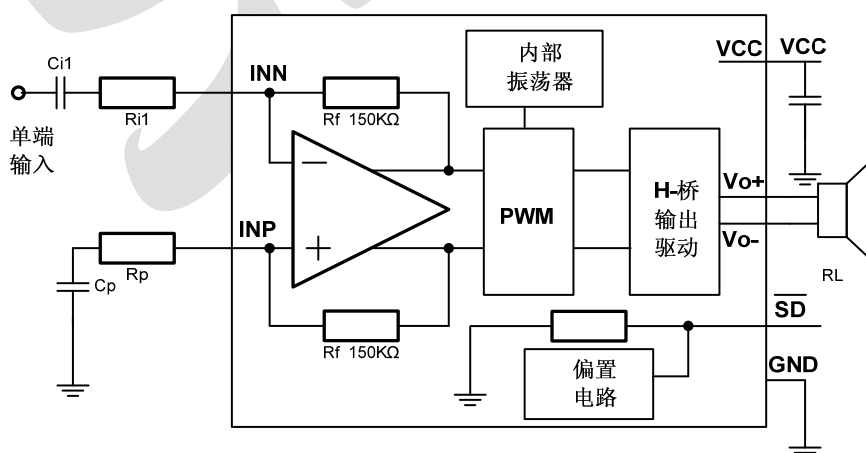


图 7 单端输入应用电路

4.4 电路应用形式

4.4.1 叠加输入信号

很多移动电话或者 PDA 需要在音频功率放大器上叠加输入信号或者对两路信号进行独立增益放大，SD2010 可以轻易的实现这些功能。现在很多移动电话使用同一个扬声器作为耳机和振铃，但是移动电话需要对耳机信号和振铃信号进行不同增益的放大；PDA 和电话需要叠加左右声道输出立体声到耳机上。SD2010 可以很简单的实现这一要求。

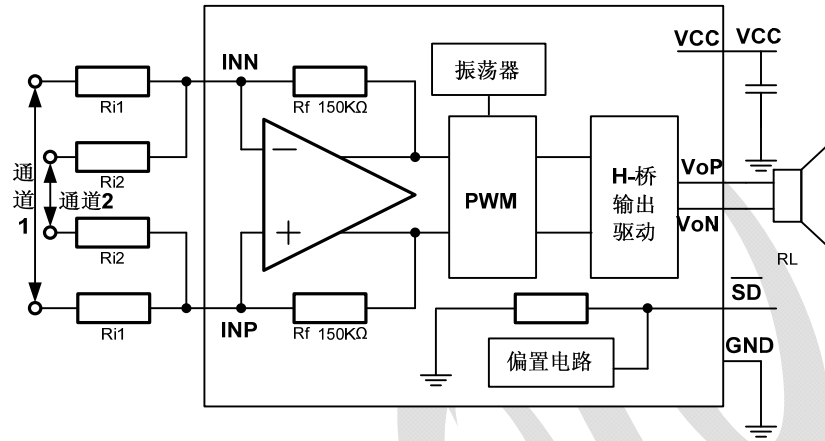


图 8 典型应用电路—双差分输入叠加电路

4.4.2 双差分输入叠加电路

如图 5 所示，只需要外加两组输入电阻就能实现两组输入信号的叠加，两路信号各自的增益计算公式如下：

$$Gain1 = \frac{Vo}{Vi1} = \frac{2 \times 150K\Omega}{Ri1} \left(\frac{V}{V}\right) \quad (4)$$

$$Gain2 = \frac{Vo}{Vi2} = \frac{2 \times 150K\Omega}{Ri2} \left(\frac{V}{V}\right) \quad (5)$$

如果两路信号的增益都是 1V/V，那么 $Ri1 = Ri2 = 300K\Omega$ 。如果叠加的信号是振铃信号和耳机信号，振铃信号的增益是： $Gain2 = 2V/V$ ，耳机信号的增益是： $Gain1 = 0.1V/V$ ，那么 $Ri1 = 3M\Omega$ ， $Ri2 = 150K\Omega$ 。

4.4.3 差分输入信号与单端输入信号的叠加

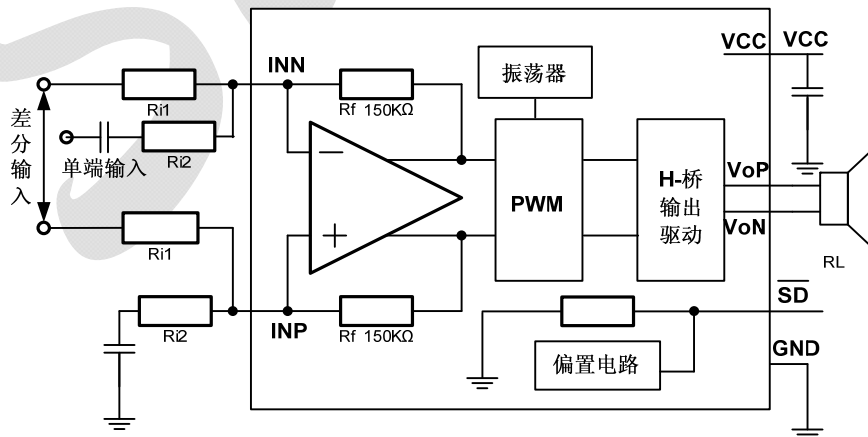


图 9 典型应用电路—差分信号与单端信号的叠加电路

图 6 所示是 SD2010 叠加差分输入信号和单端输入信号的电路。单端输入高通滤波器的下限频率是通过 C_{i2} 设定的。为了保证每个通道的输入平衡，即使没有使用这个通道，单端输入端信号的去驱动源必须是一个低内阻信号源。差分输入与单端输入信号叠加模式下各路信号的增益计算如下：

$$Gain1 = \frac{V_o}{V_{i1}} = \frac{2 \times 150k\Omega}{R_{i1}} \left(\frac{V}{V}\right) \quad (6)$$

$$Gain2 = \frac{V_o}{V_{i2}} = \frac{2 \times 150k\Omega}{R_{i2}} \left(\frac{V}{V}\right) \quad (7)$$

$$C_{i2} = \frac{1}{2\pi R_{i2} f_{c2}} \quad (8)$$

如果叠加的是振铃信号和耳机信号，耳机信号则应该采用差分输入通道，振铃信号则应该采用单端输入通道；耳机信号的增益为：0.1，振铃信号的增益为：2，则 $R_{i1}=3M\Omega$ ， $R_{i2}=150K\Omega$ 。单端输入通道高通滤波器的下限为 20Hz，那么

$$C_{i2} > \frac{1}{2\pi \times 150k\Omega \times 20Hz} \quad (9)$$

$$C_{i2} > 53pF \quad (10)$$

4.4.4 两路单端输入信号的叠加

图 7 为 SD2010 叠加两路单端输入信号的电路原理图。

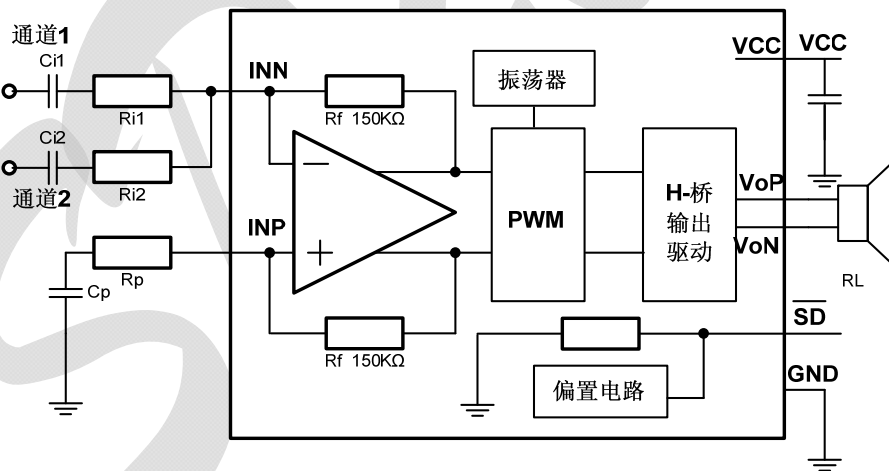


图 10 典型应用电路—两路单端信号的叠加电路

只需要 4 个电阻和 3 个电容就可以实现两路单端输入信号的叠加。它们各自增益和高通滤波器下限频率的计算如下：

$$Gain1 = \frac{V_o}{V_{i1}} = \frac{2 \times 150K\Omega}{R_{i1}} \left(\frac{V}{V}\right) \quad (11)$$

$$Gain2 = \frac{V_o}{V_{i2}} = \frac{2 \times 150K\Omega}{R_{i2}} \left(\frac{V}{V}\right) \quad (12)$$

$$C_{i1} = \frac{1}{2\pi R_{i1} f_{c1}} \quad (13)$$

$$C_{i2} = \frac{1}{2\pi R_{i2} f_{c2}} \quad (14)$$

$$C_p = C_{i1} + C_{i2} \quad (15)$$

$$R_p = \frac{R_{i1} \times R_{i2}}{(R_{i1} + R_{i2})} \quad (16)$$

为了与匹配运算放大器反相的输入阻抗匹配，放大器同相端的 R_p 和 C_p 是必须的。两路信号的输入源应该是低内阻信号来源系统。

4.5 XTP2010 和传统 D 类放大器对比分析

4.5.1 传统 D 类功放调制方案

在没有信号输出（平均电压为 0V 的时候），差分输出的两个输出端为占空比都为 50%，幅度为 V_{CC} 和 $-V_{CC}$ 而相位差 180 度的方波。负载出现幅度从 $-V_{CC}$ 到 V_{CC} 的方波。负载平均电压为 0V，但通过负载的电流很高，耗费了电源的很大的功率，对提高功放的效率不利。

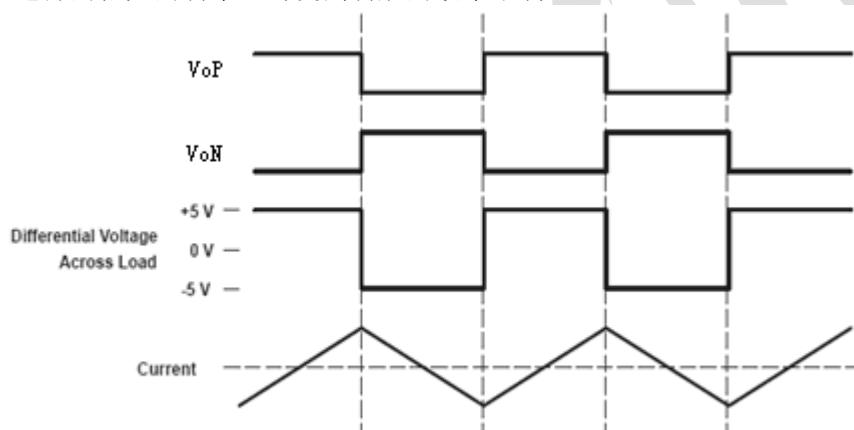


图 11 传统 D 类功放调制方案没有信号时的输出波形

4.5.2 SD2010 调制方案

在没有信号输出（平均电压为 0V 的时候），差分输出的两个输出端为占空比都为 50%，幅度为 V_{CC} 和 $-V_{CC}$ 而相位相差一点点的方波。从而负载出现幅度仍然从 $-V_{CC}$ 到 V_{CC} 但具有很小脉宽的脉冲信号。负载平均电压为 0V，但通过负载的平均电流低了很多，耗费电源的功率大大降低了，对提高功放的效率有利。

当输出正电压的时候， V_{oP} 输出占空比要比 V_{oN} 要大，负载得到幅度为正的脉冲信号。当输出负电压的时候， V_{oP} 输出占空比要比 V_{oN} 要小，负载得到幅度为负的脉冲信号。最终负载得到的波形与输入信号相对应。传统的 D 类放大器要输出滤波器的原因。

假如输出不加滤波器，传统 D 类放大器输出的高频脉冲分量能量很大。将会在负载上耗费很大无用的功率，降低放大器的效率。加了 LC 滤波器以后虽然了 LC 上也消耗一定的功率，但会改善很多，因为 LC 的内阻很小。

而在 SD2010 的调制方案中，没有滤波器的情况下在负载上消耗的无用功率是很小的。因为脉冲的脉宽很小，并且幅度也比传统 D 类功放小。所以在 SD2010 的放大器应用中不需要输出滤波器。

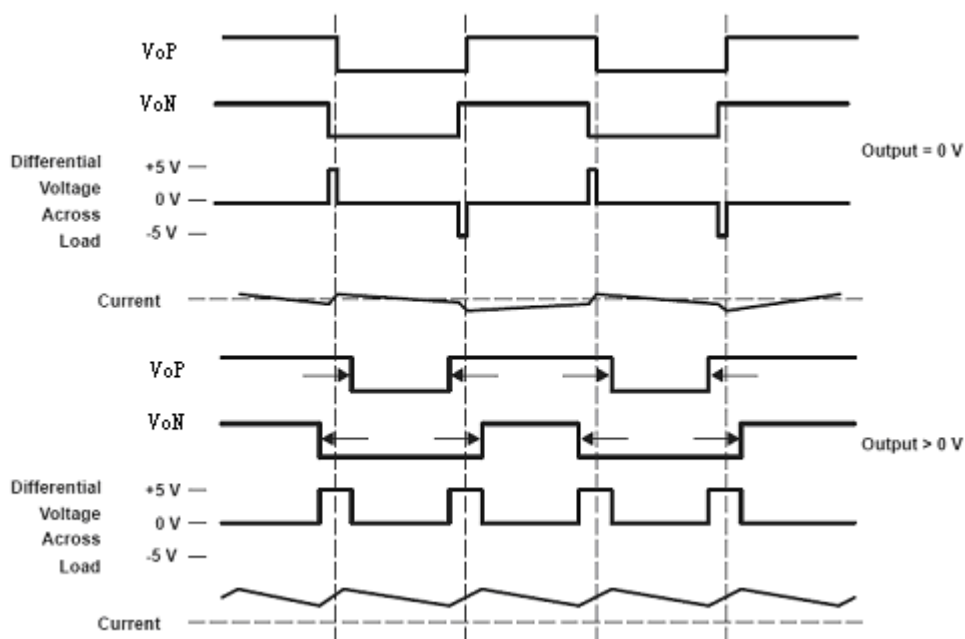


图 12 SD2010 调制方案没有信号时的输出波形

4.5.3 SD2010 输出滤波器

在不加输出滤波器的情况下使用 SD2010，放大器到扬声器的连线的长度一般在 100mm 一下。在手机等便携式通信设备，PAD 都可以不用输出滤波器。在一些环境等条件不允许和一些特殊的情况下，要加入输出滤波器，加入低通滤波器，比如 LC 滤波器

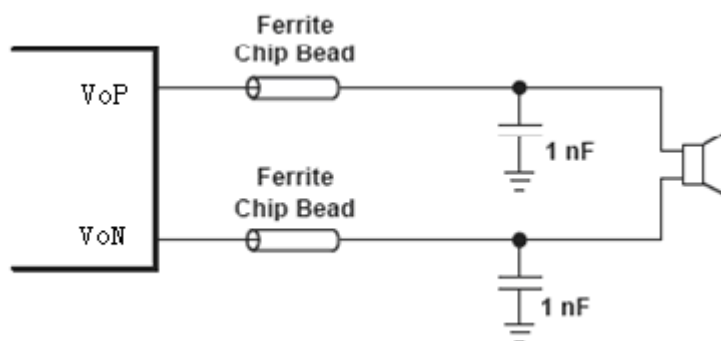


图 13 输出加贴片铁氧体磁珠滤波器典型应用电路

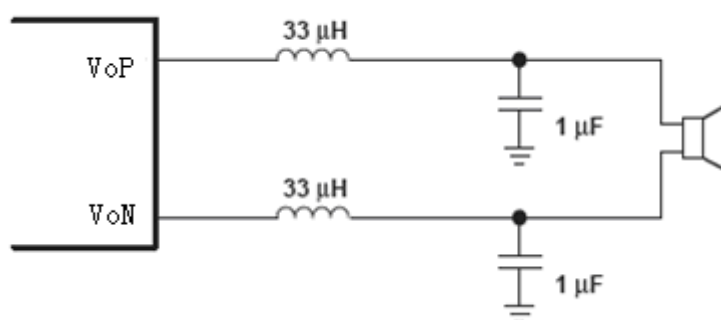


图 14 输出加 LC 滤波器典型应用电路（截止频率为 27KHz）

5 管脚引线宽度

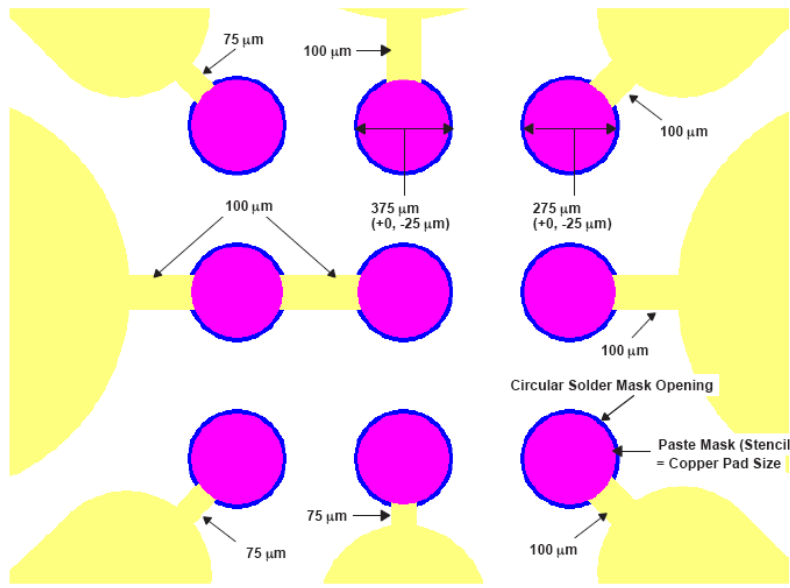


图15 管脚引线参考图

6 芯片的封装尺寸

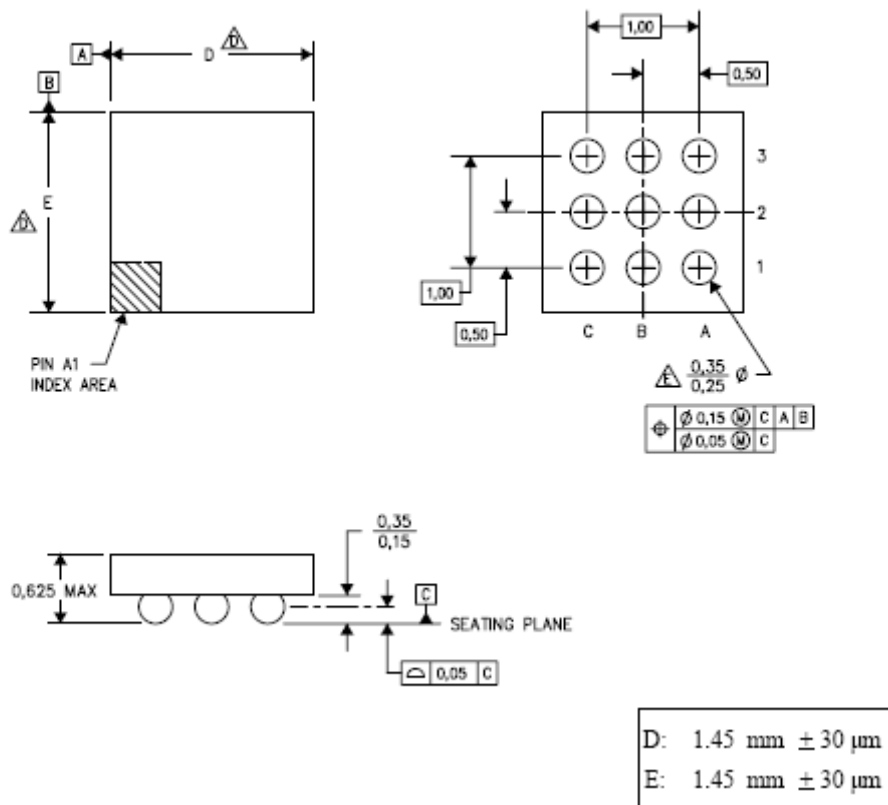


图16 芯片的封装尺寸