

## 3 通道模拟前端器件

### 器件特性

- 3 个用于输入模拟信号的输入引脚
- 高输入检测灵敏度 (3 mV<sub>PP</sub>, 典型值)
- 高调制深度灵敏度 (低至 8%)
- 3 种输出选择:
  - 解调数据
  - 载波时钟
  - RSSI
- 输入载波频率: 125 kHz, 典型值
- 输入数据速率: 10 Kbps, 最大值
- 8 个内部配置寄存器
- 双向收发器通信 (LF 对讲)
- 可编程天线调谐电容 (最高为 63 pF, 1 pF/步)
- 可编程输出使能滤波器
- 低待机电流: 4 μA (使能 3 个通道时), 典型值
- 低工作电流: 13 μA (使能 3 个通道时), 典型值
- 与外部器件连接的串行外设接口 (Serial Peripheral Interface, SPI)
- 通过外部电路支持电池后备模式和无电池操作
- 工业温度级范围: -40°C 至 +85°C

### 典型应用

- 汽车工业应用:
  - 被动无钥门禁 (Passive Keyless Entry, PKE) 收发器
  - 远程车门和车库门锁
  - 发动机防盗锁止器
  - 胎压监测系统的低频信号发生传感器
- 安防工业应用:
  - 远程访问控制收发器
  - 停车场门禁收发器
  - 免持式住宅钥匙
  - 财产控制和管理

### 说明

MCP2030 是一款独立模拟前端 (Analog Front-End, AFE) 器件, 可用于低频 (Low-Frequency, LF) 传感和双向通信应用。该器件具有 8 个可由外部器件读取的可读写内部配置寄存器, 还有一个只读的 STATUS 寄存器。

该器件具有 3 路低频输入通道。各输入通道可单独使能或禁止。该器件可检测幅值低至大约 1 mV<sub>PP</sub> 的输入信号, 并可对调制深度低至 8% 的调幅输入信号实行解调。该器件也可以通过控制 LC 天线输入电压是否被钳位来发送数据。

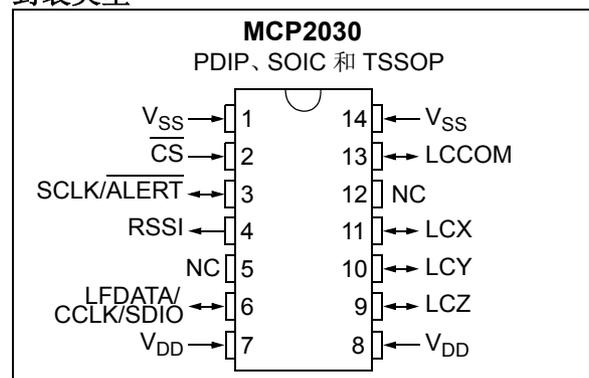
该器件可以根据寄存器的设置输出解调数据、载波时钟或 RSSI 电流。由 LFDATA 引脚输出解调数据和载波时钟, 而由 RSSI 引脚输出 RSSI 电流。输出的 RSSI 电流与输入信号的强度呈线性比率关系。

该器件的每路输入通道都带有可编程的内部调谐电容。用户最高可将这些电容的容抗设置为 63 pF, 每步 1 pF。这些内部调谐电容可有效用于外部 LC 谐振电路的精密调谐。

该器件经过优化, 消耗的电流极低, 并具有多种节省电池能量的低功耗模式 (休眠、待机和活动)。通过使用很少的外部元件, 该器件还可以在电池后备模式和无电池模式下工作。

该器件具有 14 引脚 PDIP、SOIC 和 TSSOP 三种封装形式, 它还能用作 PIC16F639 中的 AFE。

### 封装类型



# MCP2030

---

注:

## 1.0 电气规范

### 绝对最大值 (†)

偏置电压下的环境温度 .....	-40°C 至 +125°C
储存温度 .....	-65°C 至 +150°C
$V_{DD}$ 相对于 $V_{SS}$ 的电压 .....	-0.3V 到 +6.5V
所有其他引脚相对于 $V_{SS}$ 的电压 .....	-0.3V 至 ( $V_{DD} + 0.3V$ )
$V_{SS}$ 引脚的最大输出电流 .....	300 mA
$V_{DD}$ 引脚的最大输入电流 .....	250 mA
最大 LC 输入电压 (LCX、LCY 和 LCZ) 带有负载 (带有天线设备) ..	10.0 $V_{PP}$
最大 LC 输入电压 (LCX、LCY 和 LCZ) 空载 (不带天线设备) .....	700.0 $V_{PP}$
流入器件每个 LC 通道的最大输入电流 (rms) .....	10 mA
人体 ESD 额定值 .....	2000 V (最小)
机器模型 ESD 额定值 .....	200 V (最小)

† **注意:** 如果器件工作条件超过上述“绝对最大值”，可能会对器件造成永久性损坏。上述值仅为运行条件极大值，我们不建议器件在该规范规定的范围以外运行。器件长时间工作在极大值条件下，其稳定性会受到影响。

### 直流特性

电气规范: 标准工作条件 (除非另外指明)						
工作温度			-40°C ≤ $T_A$ ≤ +85°C			
LC 信号输入			正弦信号 (幅值为 300 mV <sub>PP</sub> )			
载波频率			125 kHz			
LCCOM 连接到 $V_{SS}$						
参数	符号	最小值	典型值 †	最大值	单位	条件
供电电压	$V_{DD}$	2.0	3.0	3.6	V	
确保能够产生内部上电复位信号的 $V_{DD}$ 起始电压	$V_{POR}$	—	—	1.8	V	
调制晶体管导通电阻	$R_M$	—	50	100	Ω	$V_{DD} = 3.0V$
有效电流 (检测信号) 1 路 LC 输入通道接收信号 3 路 LC 输入通道接收信号	$I_{ACT}$	—	10 13	— 18	μA μA	$\overline{CS} = V_{DD}$ 输入 = 连续波 (CW); 振幅 = 300 mV <sub>PP</sub> . 使能所有通道。
待机电流 (等待检测信号) 使能 1 路 LC 输入通道 使能 2 路 LC 输入通道 使能 3 路 LC 输入通道	$I_{STDBY}$	—	2 3 4	5 6 7	μA μA μA	$\overline{CS} = V_{DD}$ ; $\overline{ALERT} = V_{DD}$
休眠电流	$I_{SLEEP}$	—	0.2	1	μA	$\overline{CS} = V_{DD}$ ; $\overline{ALERT} = V_{DD}$
模拟输入泄漏电流 LCX、LCY 和 LCZ LCCOM	$I_{AIL}$	—	—	±1 ±1	μA μA	相对于地来说, $V_{DD} = 3.6V$ , $V_{SS} \leq V_{IN} \leq 1V$ . 内部调谐电容关闭, 在休眠模式下进行测试。
数字输入低电压	$V_{IL}$	$V_{SS}$	—	0.3 $V_{DD}$	V	SCLK、SDI 和 $\overline{CS}$
数字输入高电压	$V_{IH}$	0.8 $V_{DD}$	—	$V_{DD}$	V	SCLK、SDI 和 $\overline{CS}$
数字输入泄漏电流 (注 1) SDI SCLK 和 $\overline{CS}$	$I_{IL}$	—	—	±1 ±1	μA μA	$V_{DD} = 3.6V$ $V_{SS} \leq V_{PIN} \leq V_{DD}$ $V_{PIN} \leq V_{DD}$
数字输出低电压 ALERT 和 LFDATA/SDIO	$V_{OL}$	—	—	$V_{SS} + 0.4$	V	模拟前端部分 $I_{OL} = 1.0 mA$ 且 $V_{DD} = 2.0V$
数字输出高电压 ALERT 和 LFDATA/SDIO	$V_{OH}$	$V_{DD} - 0.5$	—	—	V	$I_{OH} = -400 \mu A$ 且 $V_{DD} = 2.0V$
数字输入上拉电阻 $\overline{CS}$ 和 SCLK	$R_{PU}$	50	200	350	kΩ	$V_{DD} = 3.6V$

\* 这些参数仅为特征值, 未经测试。

† 除非另外指明, 否则“典型值”栏中的数据均在 3.0V 且 +25°C 条件下测得。这些参数仅供设计参考, 未经测试。

**注 1:** 负电流定义为自引脚流出的电流。

# MCP2030

## 交流特性

<b>电气规范:</b> 标准工作条件 (除非另外指明)	
供电电压	$2.0V \leq V_{DD} \leq 3.6V$
工作温度	$-40^{\circ}C \leq T_A \leq +85^{\circ}C$
LCCOM 连接到 $V_{SS}$	
LC 信号输入	正弦信号 (幅值为 300 mV <sub>PP</sub> )
载波频率	125 kHz
LCCOM 连接到 $V_{SS}$	

参数	符号	最小值	典型值 †	最大值	单位	条件
输入灵敏度	$V_{SENSE}$	1	3.0	6	mV <sub>PP</sub>	$V_{DD} = 3.0V$ 禁止输出使能滤波器 $AGCSIG = 0$ ; $MODMIN = 00$ (调制深度设置为 33%) 输入 = 连续波 (CW) 输出 = 在 CW 输入出现有效电平时, 输出的逻辑电平发生由低至高的跳变。
线圈的 de-Q'ing 电压——RF 限幅器 (R <sub>FLM</sub> ) 必须激活	$V_{DE\_Q}$	3	—	5	V	$V_{DD} = 3.0V$ , 强制 $I_{IN} = 5 \mu A$ (最坏情形)
RF 限幅器导通电阻 (LCX、LCY 和 LCZ)	$R_{FLM}$	—	300	700	$\Omega$	$V_{DD} = 2.0V$ , $V_{IN} = 8 V_{DC}$
灵敏度衰减	$S_{ADJ}$	—	0 -30	—	dB dB	$V_{DD} = 3.0V$ 不选择灵敏度衰减 选择最大衰减 通过设计使衰减值从设置 0000 至 1111 单调递增
最大调制深度 60% 设置 33% 设置 14% 设置 8%	$V_{IN\_MOD}$	—	60 33 14 8	84 49 26	% % % %	$V_{DD} = 3.0V$ 见第 5.21 节 “输入信号的最小调制深度要求”。 见图 5-5 中的调制深度定义。
载波频率	$F_{CARRIER}$	—	125	—	kHz	
输入调制频率	$F_{MOD}$	—	—	10	kHz	输入数据采用 NRZ 格式。 $V_{DD} = 3.0V$ 最小调制深度设置 = 33% 输入条件: 振幅 = 300 mV <sub>PP</sub> 调制深度 = 100%
LCX 调谐电容	$C_{TUNX}$	— 44	0 59	— 82	pF pF	$V_{DD} = 3.0V$ 。 配置寄存器 1, bit<6:1> 设置为 000000  63 pF $\pm 30\%$ 配置寄存器 1, bit<6:1> 设置为 111111 63 步, 每步约为 1pF 通过设计使电容值从设置 000000 至 111111 单调递增
LCY 调谐电容	$C_{TUNY}$	— 44	0 59	— 82	pF pF	$V_{DD} = 3.0V$ 。 配置寄存器 2, bit<6:1> 设置为 000000  63 pF $\pm 30\%$ 配置寄存器 2, bit<6:1> 设置为 111111 63 步, 每步约为 1pF 通过设计使电容值从设置 000000 至 111111 单调递增
LCZ 调谐电容	$C_{TUNZ}$	— 44	0 59	— 82	pF pF	$V_{DD} = 3.0V$ 。 配置寄存器 3, bit<6:1> 设置为 000000  63 pF $\pm 30\%$ 配置寄存器 3, bit<6:1> 设置为 111111 63 步, 每步约为 1pF 通过设计使电容值从设置 000000 至 111111 单调递增
内部调谐电容的 Q 值	$Q\_C$	50 *	—	—		
解调器的电容充电时间 (解调输出出现上升沿的延迟时间)	$T_{DR}$	—	50	—	$\mu s$	$V_{DD} = 3.0V$ 最小调制深度设置 = 33% 输入条件: 振幅 = 300 mV <sub>PP</sub> 调制深度 = 100%

\* 这些参数仅为特征值, 未经测试。

† 除非另外指明, 否则 “典型值” 栏中的数据均在 3.0V 且 +25°C 条件下测得。这些参数仅供设计参考, 未经测试。

- 注** 1: 所需的输出使能滤波器高电平时间必须计入输入路径模拟延时 ( $= T_{OE\overline{H}} - T_{DR} + T_{DF}$ )。  
2: 所需的输出使能滤波器低电平时间必须计入输入路径模拟延时 ( $= T_{OE\overline{L}} + T_{DR} - T_{DF}$ )。



# MCP2030

## 交流特性 (续)

<b>电气规范:</b> 标准工作条件 (除非另外指明) 供电电压 $2.0V \leq V_{DD} \leq 3.6V$ 工作温度 $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ LCCOM 连接到 $V_{SS}$ LC 信号输入 正弦信号 (幅值为 300 mV <sub>PP</sub> ) 载波频率 125 kHz LCCOM 连接到 $V_{SS}$						
参数	符号	最小值	典型值 †	最大值	单位	条件
RSSI 电流输出	I <sub>RSSI</sub>	—	0.65	2	μA	V <sub>IN</sub> = 37 mV <sub>PP</sub> V <sub>IN</sub> = 370 mV <sub>PP</sub> V <sub>DD</sub> = 3.0V, V <sub>IN</sub> = 0 至 4 V <sub>PP</sub> 随输入信号的振幅线性递增 测试条件: V <sub>IN</sub> = 37 mV <sub>PP</sub> 、100 mV <sub>PP</sub> 和 370 mV <sub>PP</sub> , 温度为 +25°C。
		6	12	20.3	μA	
		—	100	—	μA	
RSSI 电流线性	ILR <sub>RSSI</sub>	-15	—	15	%	仅在室温下测试 (测试方法见公式 5-1 和图 5-7)。

\* 这些参数仅为特征值, 未经测试。

† 除非另外指明, 否则“典型值”栏中的数据均在 3.0V 且 +25°C 条件下测得。这些参数仅供设计参考, 未经测试。

- 注** 1: 所需的输出使能滤波器高电平时间必须计入输入路径模拟延时 ( $= T_{OEHL} - T_{DR} + T_{DF}$ )。  
 2: 所需的输出使能滤波器低电平时间必须计入输入路径模拟延时 ( $= T_{OEL} + T_{DR} - T_{DF}$ )。

## SPI 时序

<b>电气规范:</b> 标准工作条件 (除非另外指明) 供电电压 $2.0V \leq V_{DD} \leq 3.6V$ 工作温度 $-40^{\circ}C \leq T_A \leq +85^{\circ}C$ LC 信号输入 正弦 300 mV <sub>PP</sub> 载波频率 125 kHz LCCOM 连接到 $V_{SS}$						
参数	符号	最小值	典型值 †	最大值	单位	条件
SCLK 频率	F <sub>SCLK</sub>	—	—	3	MHz	
$\overline{CS}$ 下降沿到第一个 SCLK 边沿的建立时间	T <sub>CSSC</sub>	100	—	—	ns	
SDI 建立时间	T <sub>SU</sub>	30	—	—	ns	
SDI 保持时间	T <sub>HD</sub>	50	—	—	ns	
SCLK 高电平时间	T <sub>HI</sub>	150	—	—	ns	
SCLK 低电平时间	T <sub>LO</sub>	150	—	—	ns	
SDO 建立时间	T <sub>DO</sub>	—	—	150	ns	
SCLK 最后一个边沿到 $\overline{CS}$ 上升沿的建立时间	T <sub>SCCS</sub>	100	—	—	ns	
$\overline{CS}$ 高电平时间	T <sub>CSH</sub>	500	—	—	ns	
$\overline{CS}$ 上升沿到 SCLK 边沿的建立时间	T <sub>CS1</sub>	50	—	—	ns	
SCLK 边沿到 $\overline{CS}$ 下降沿的建立时间	T <sub>CS0</sub>	50	—	—	ns	$\overline{CS}$ 为高电平时的 SCLK 边沿
SPI 数据的上升时间 (SPI 读命令)	TR <sub>SPI</sub>	—	10	—	ns	V <sub>DD</sub> = 3.0V。时间在振幅为幅值的 10% 至幅值的 90% 之间测量
SPI 数据的下降时间 (SPI 读命令)	TF <sub>SPI</sub>	—	10	—	ns	V <sub>DD</sub> = 3.0V。时间在振幅为幅值的 10% 至幅值的 90% 之间测量

† 除非另外指明, 否则“典型值”栏中的数据均为 3.0V、25°C 条件下的值。这些参数仅供设计参考, 未经测试。

## 2.0 典型性能曲线

**注：** 以下图表来自有限数量样本的统计结果，仅供参考。所列出的性能特性未经测试，不做任何保证。一些图表中列出的数据可能超出规定的工作范围（如超出了规定电源电压范围），因此不在担保范围内。

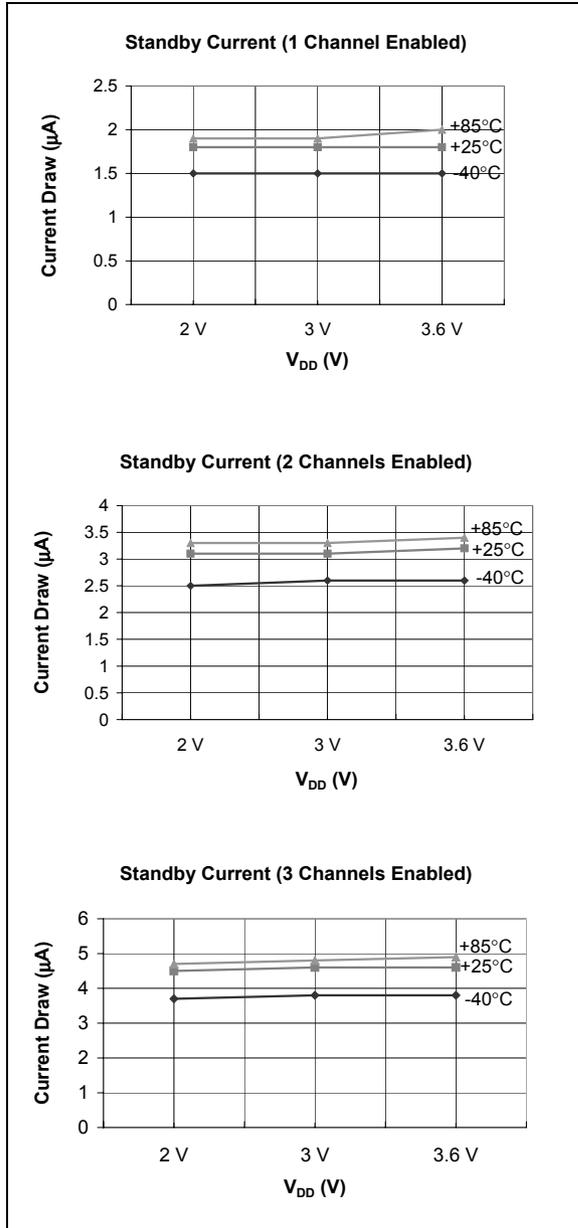


图 2-1: 典型待机电流曲线

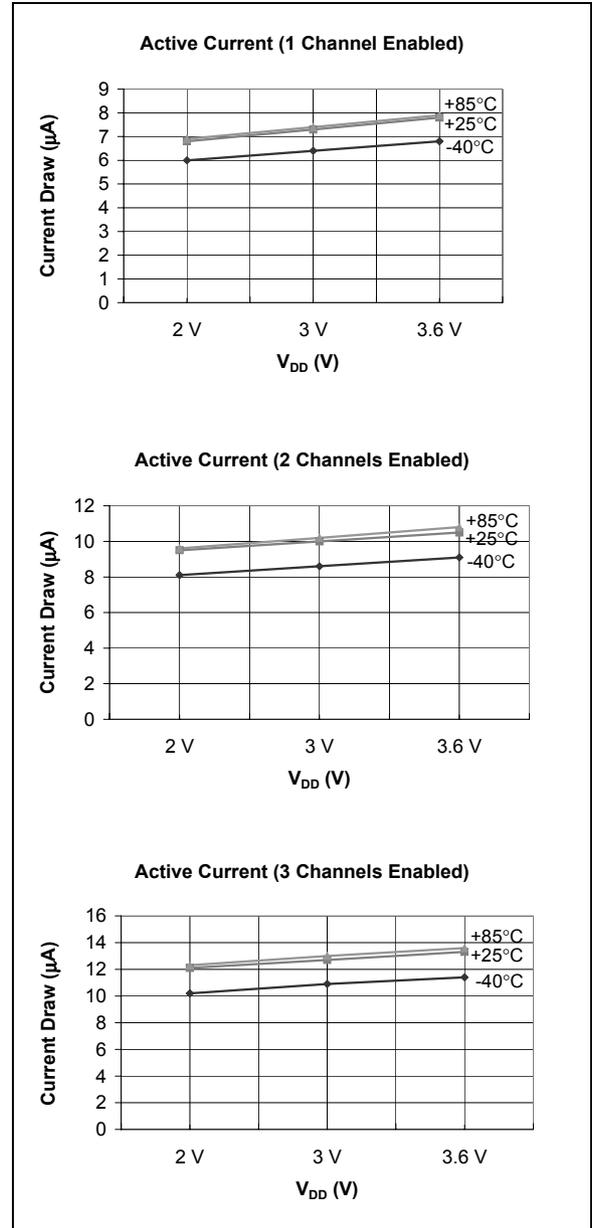


图 2-2: 典型工作电流曲线

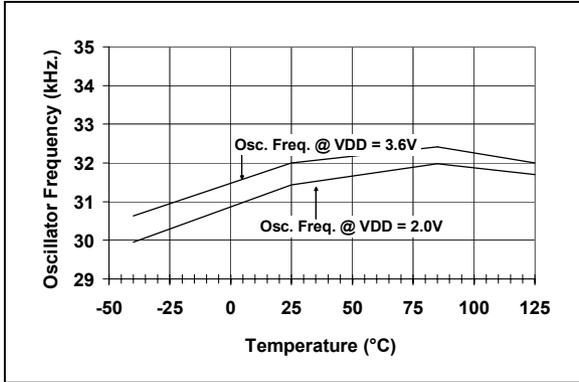


图 2-3:  $V_{DD} = 3.6V$  和  $2.0V$  时振荡器频率—温度曲线

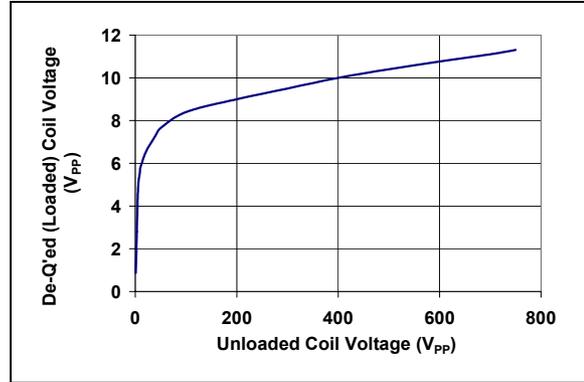


图 2-6: 经过 De-Q 的电压—空载时线圈电压曲线

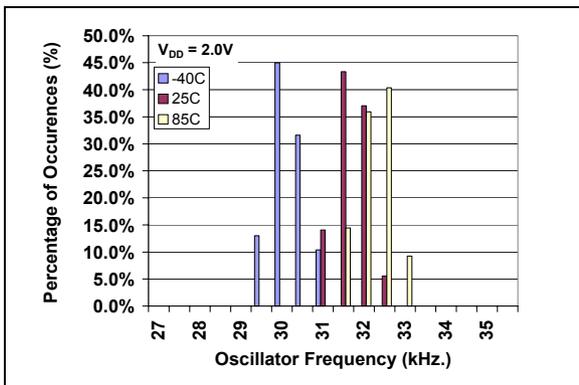


图 2-4:  $V_{DD} = 2V$  时振荡器频率—温度柱状图

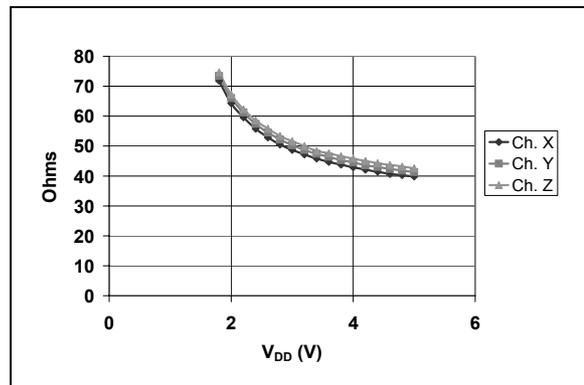


图 2-7: 调制晶体管导通电阻曲线 (+25°C)

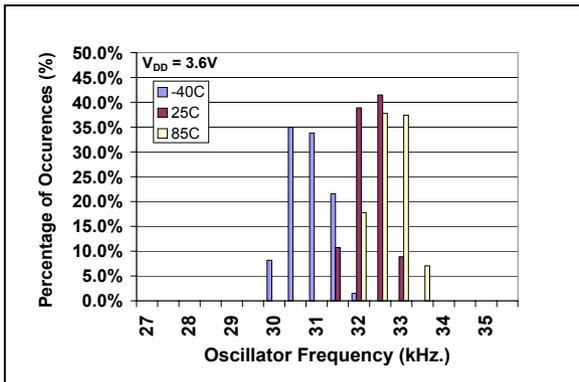


图 2-5:  $V_{DD} = 3V$  时振荡器频率—温度柱状图

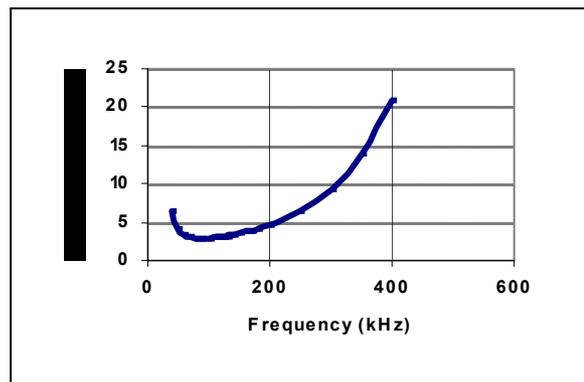


图 2-8: 通道灵敏度—带宽曲线

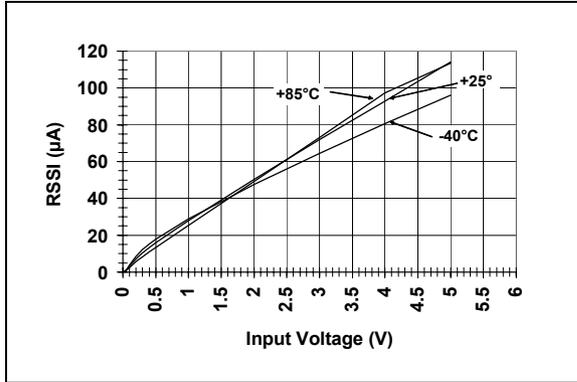


图 2-9: 典型 RSSI 输出电流—输入信号强度曲线



图 2-11: 典型调谐电容值—配置寄存器中位设置曲线 ( $V_{DD} = 3V$  且温度 =  $-40^{\circ}C$ )

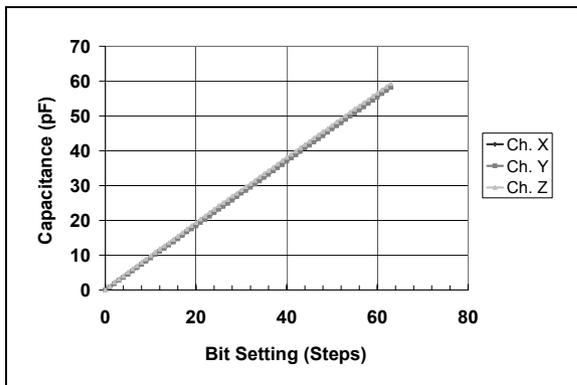


图 2-10: 典型调谐电容值—配置寄存器中位设置曲线 ( $V_{DD} = 3V$  且温度 =  $+25^{\circ}C$ )

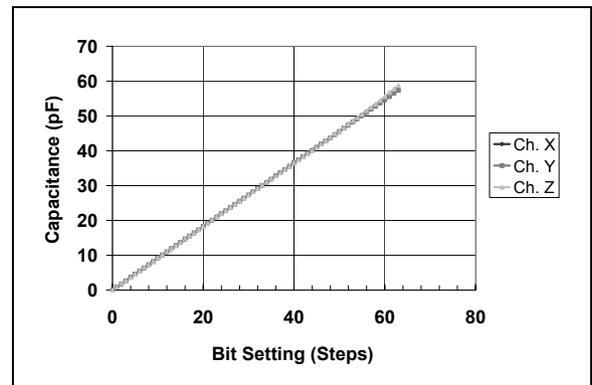


图 2-12: 典型调谐电容值—配置寄存器中位设置曲线 ( $V_{DD} = 3V$  且温度 =  $+85^{\circ}C$ )

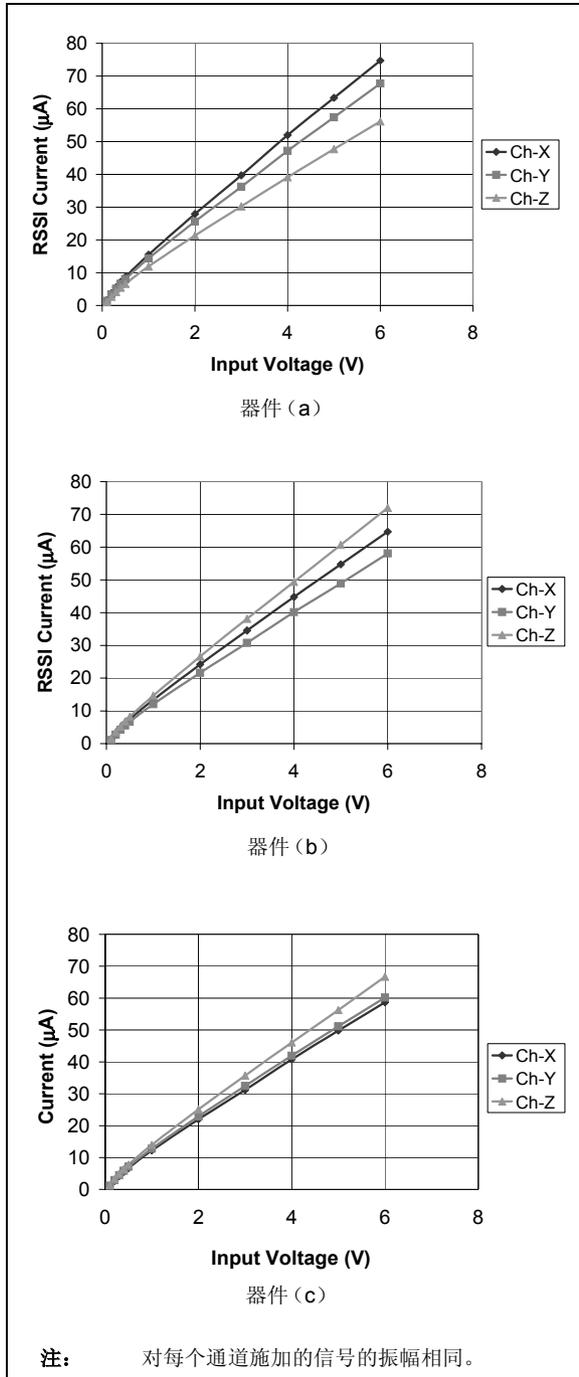


图 2-13: 室温下通道与通道间及器件与器件间 RSSI 输出电流的变化示例

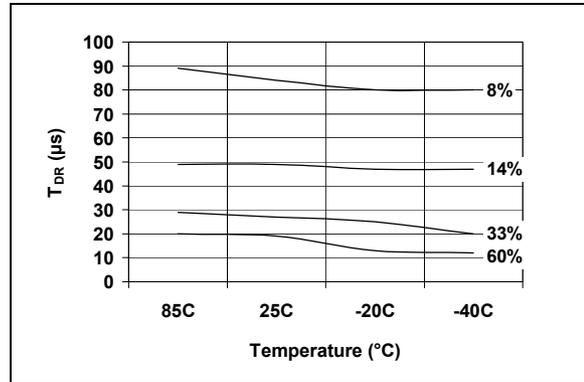


图 2-14: 典型  $T_{DR}$  随温度的变化示例  
输入信号条件: 振幅 =  $300\text{ mV}_{PP}$ ,  
调制深度 = 100%

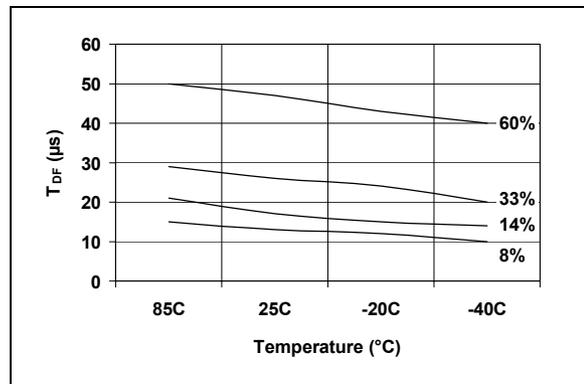


图 2-15: 典型  $T_{DF}$  随温度的变化示例  
输入信号条件: 振幅 =  $300\text{ mV}_{PP}$ ,  
调制深度 = 100%

## 2.1 性能图

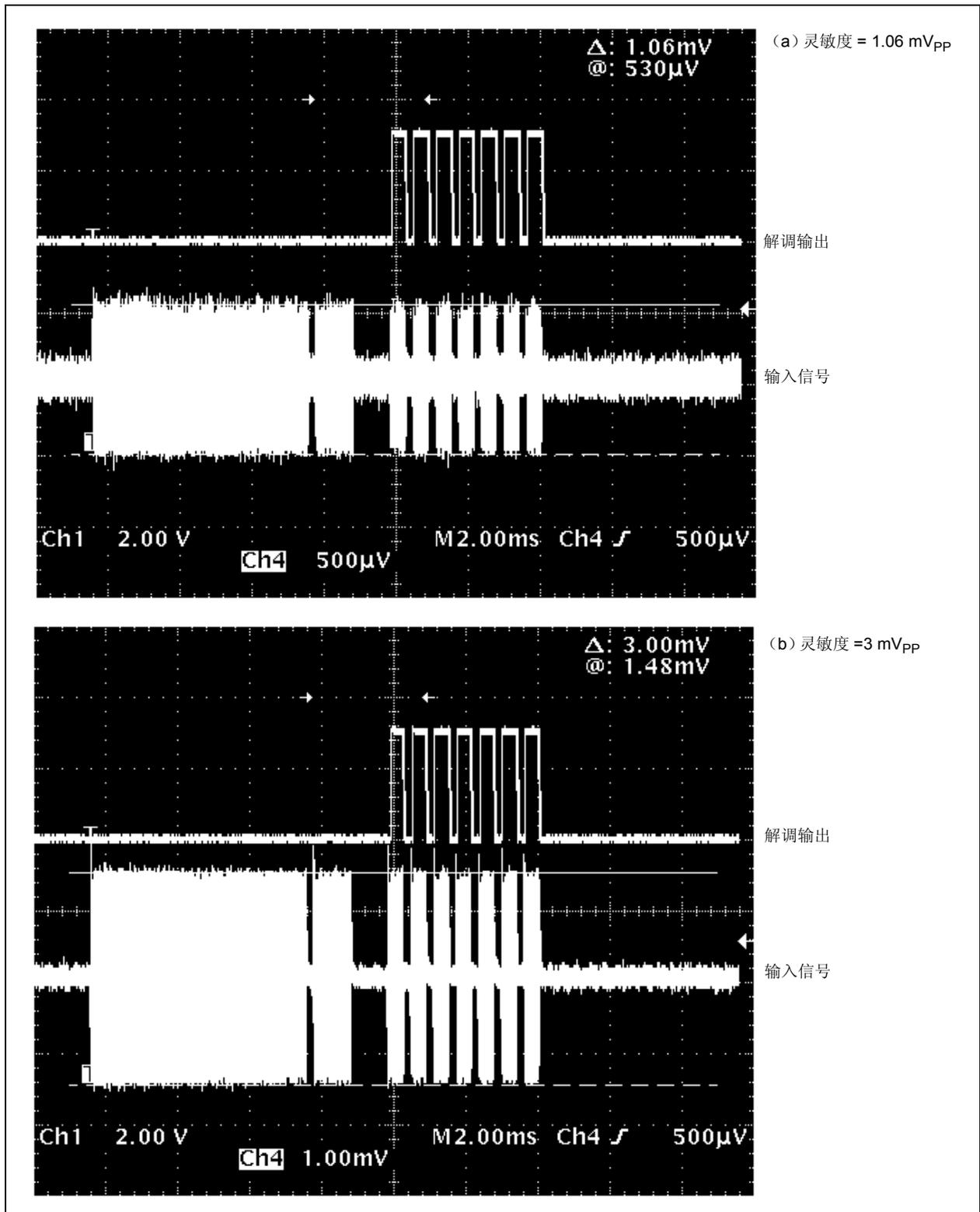
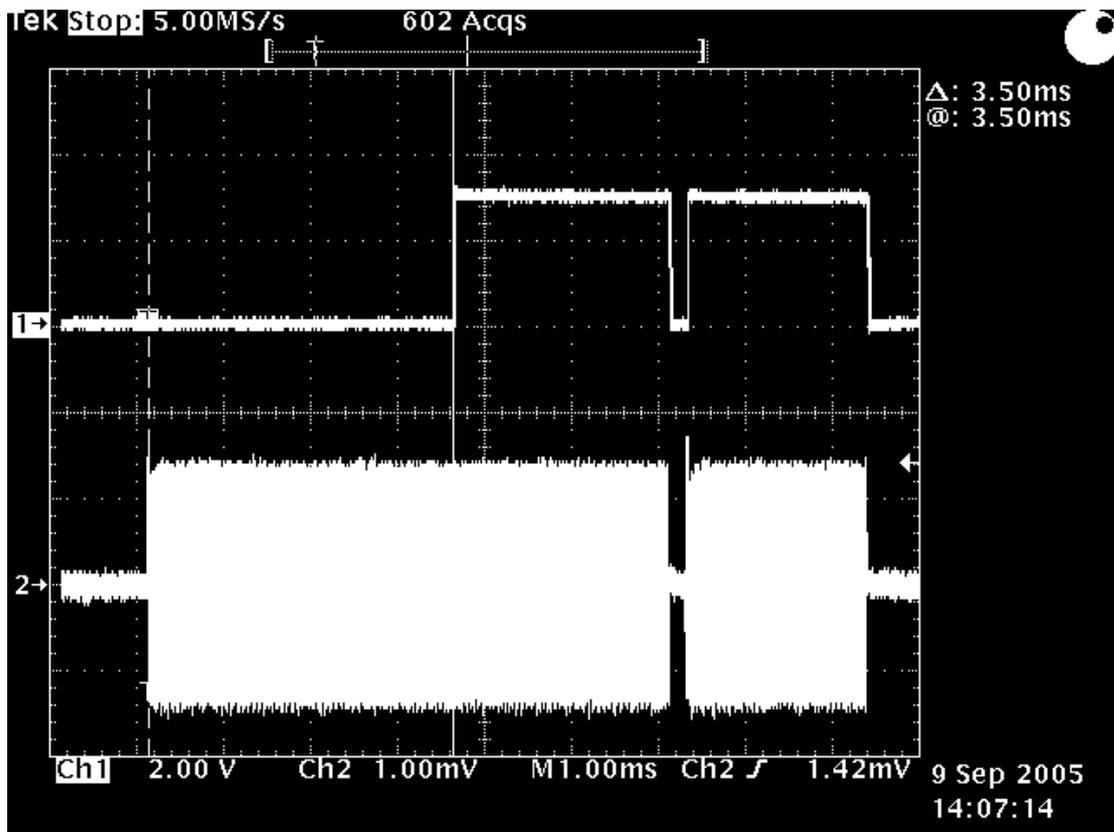
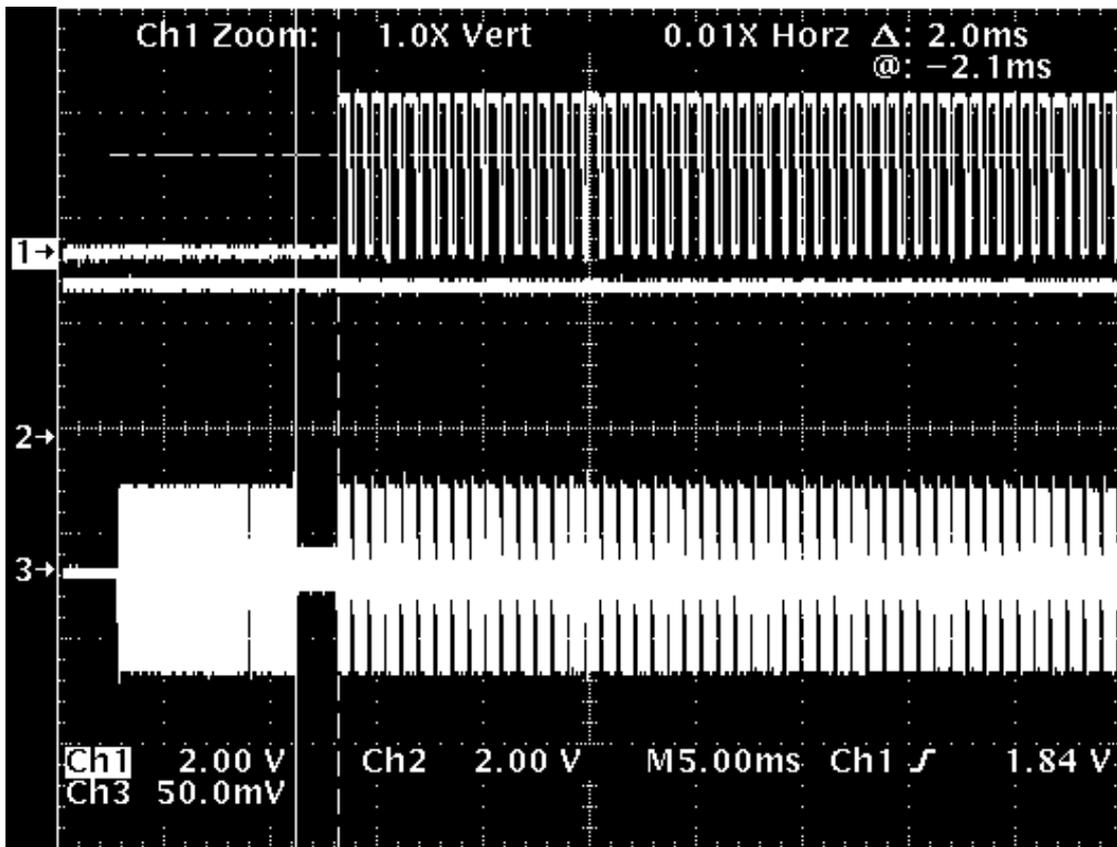


图 2-16: 输入灵敏度示例



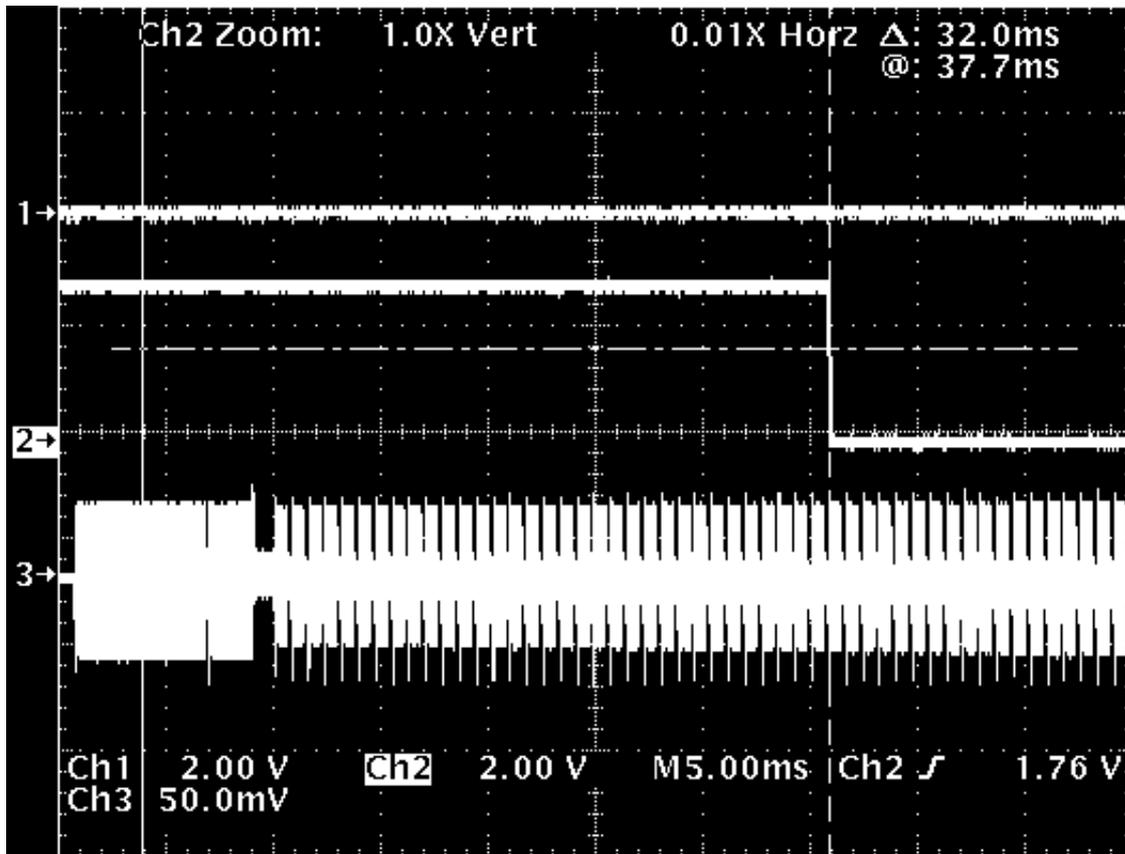
注: Ch2 显示输入信号, Ch1 显示输出信号 (解调数据在 AGC 初始化时间 ( $T_{AGC}$ ) 后出现)。禁止输出使能滤波器。

图 2-17: 室温下的典型 AGC 初始化时间 ( $V_{DD} = 3V$ )



注: Ch3 是具有正确的输出使能滤波器时序的输入。  
Ch1 是解调后的 LFDATA 输出。  
Ch2 是 ALERT 引脚的输出。它表示如果输入信号满足已编程的滤波器时序要求，ALERT 输出引脚就会维持逻辑高电平。

图 2-18: ALERT 输出示例: 没有奇偶校验错误和 32 ms 警报定时器延时



注：  
只有在使能输出使能滤波器的情况下才能使能 32 ms 报警定时器。  
Ch3 是具有不正确的输出使能滤波器时序的输入。  
Ch1 是解调后的 LFDATA 输出。由于不符合输入滤波器的过滤条件，因此没有输出。  
Ch2 是 ALERT 的输出。  
输出显示如果输入信号不满足已编程的滤波器时序要求，逻辑电平将会在 AGC 初始化时间 ( $T_{AGC}$ ) 结束后的 32 ms 后改变。

图 2-19: ALERT 输出示例: 32 ms 报警定时器延时

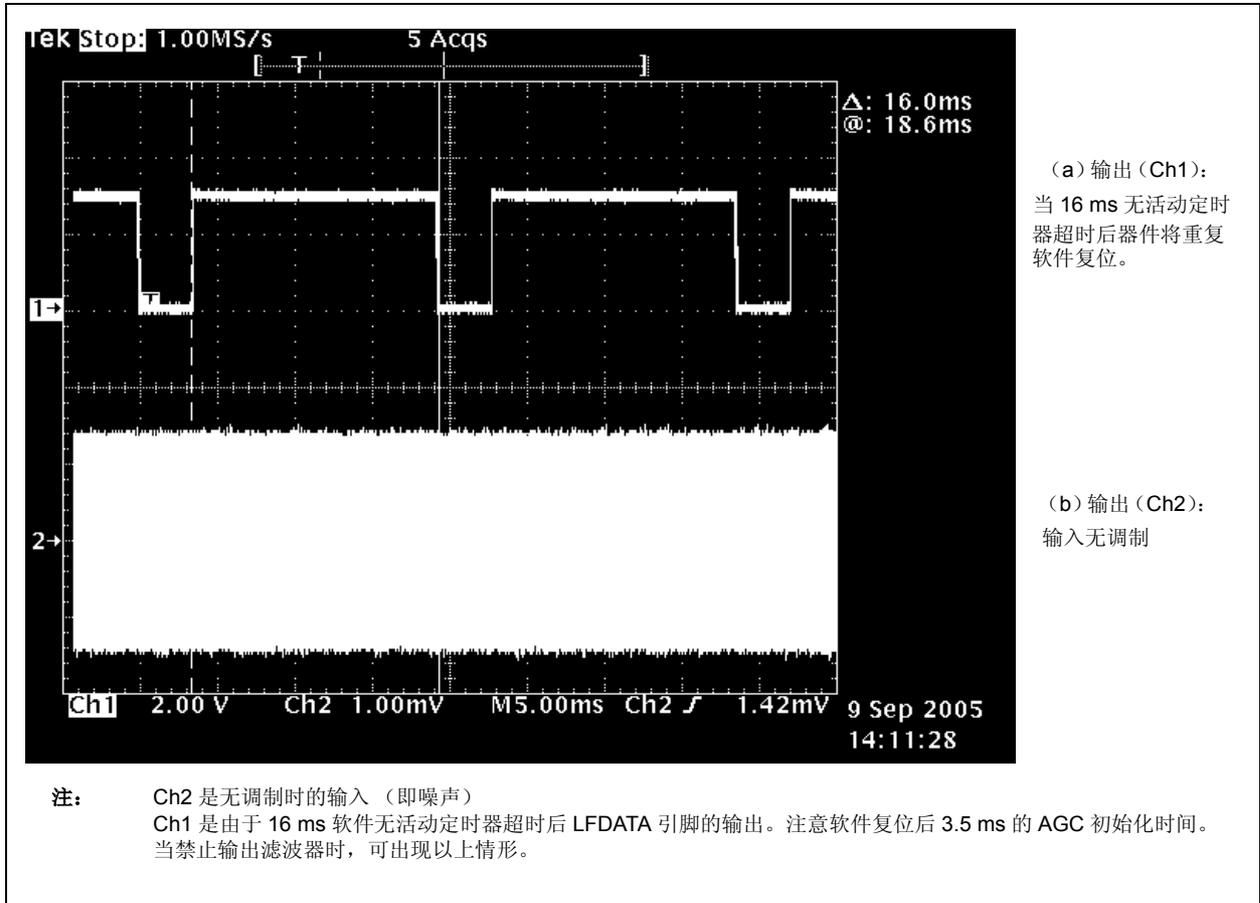


图 2-20: 软件无活动定时器超时示例: 只有禁止输出使能滤波器才能产生该输出

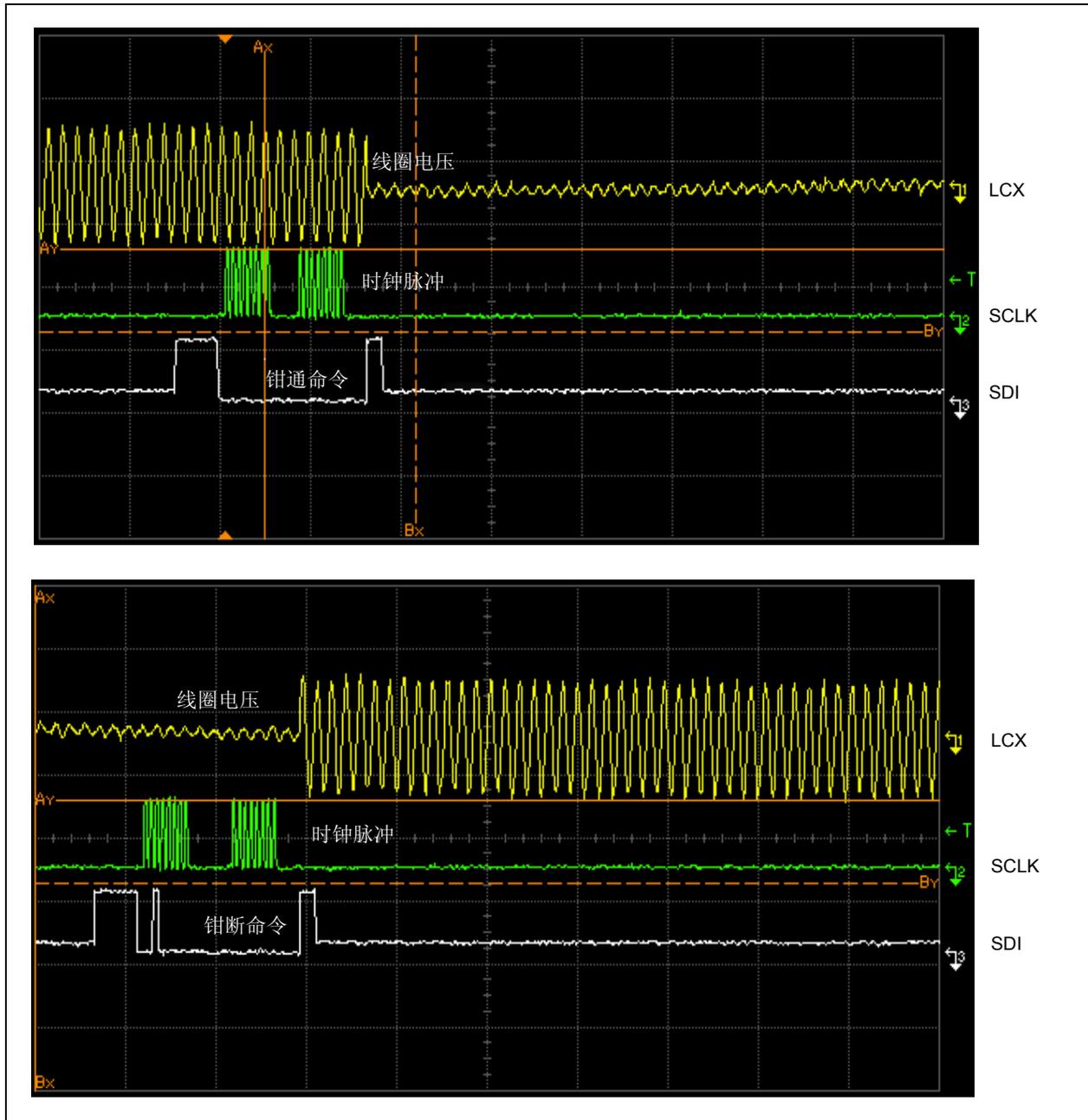


图 2-21: 钳通和钳断命令以及线圈电压变化的示例

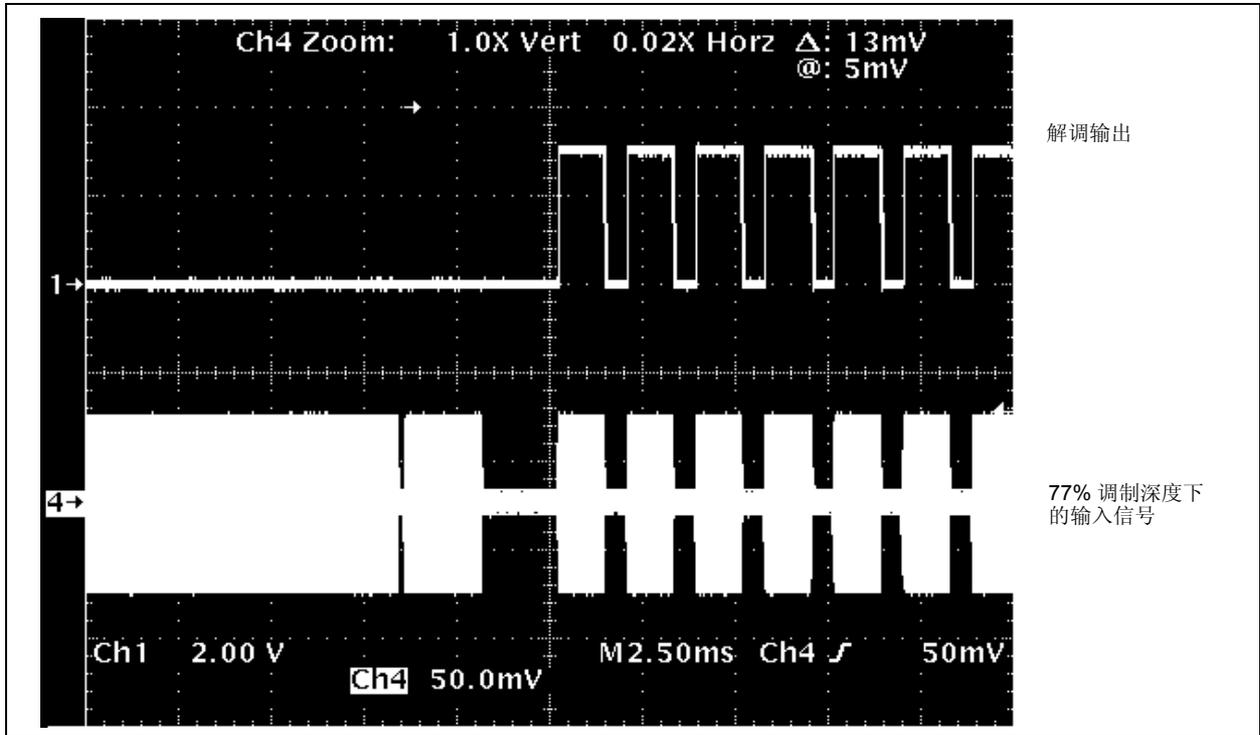


图 2-22: 最小调制深度设置示例: 输入信号的调制深度 = 77%, 最小调制深度 (MODMIN) 设置 = 60%

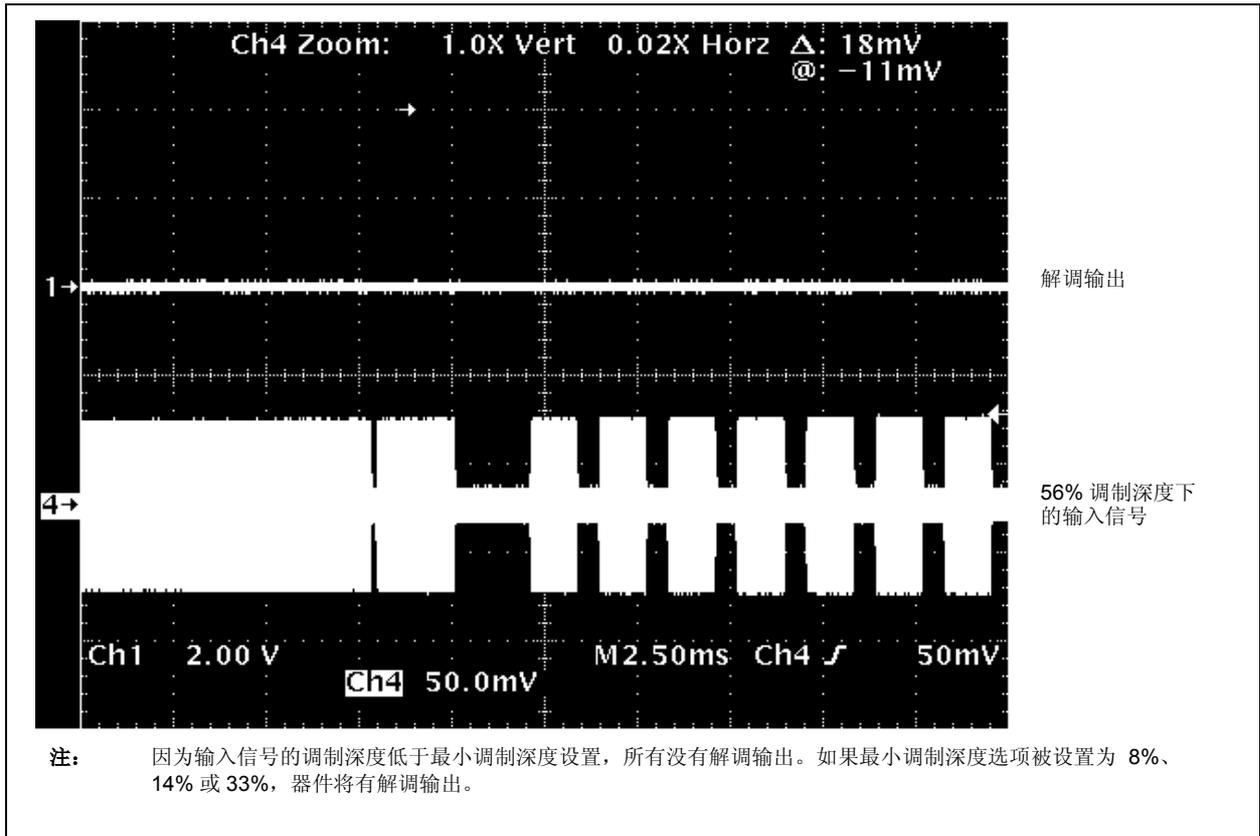


图 2-23: 最小调制深度设置示例: 输入信号的调制深度 = 56%, 最小调制深度 (MODMIN) 设置 = 60%

# MCP2030

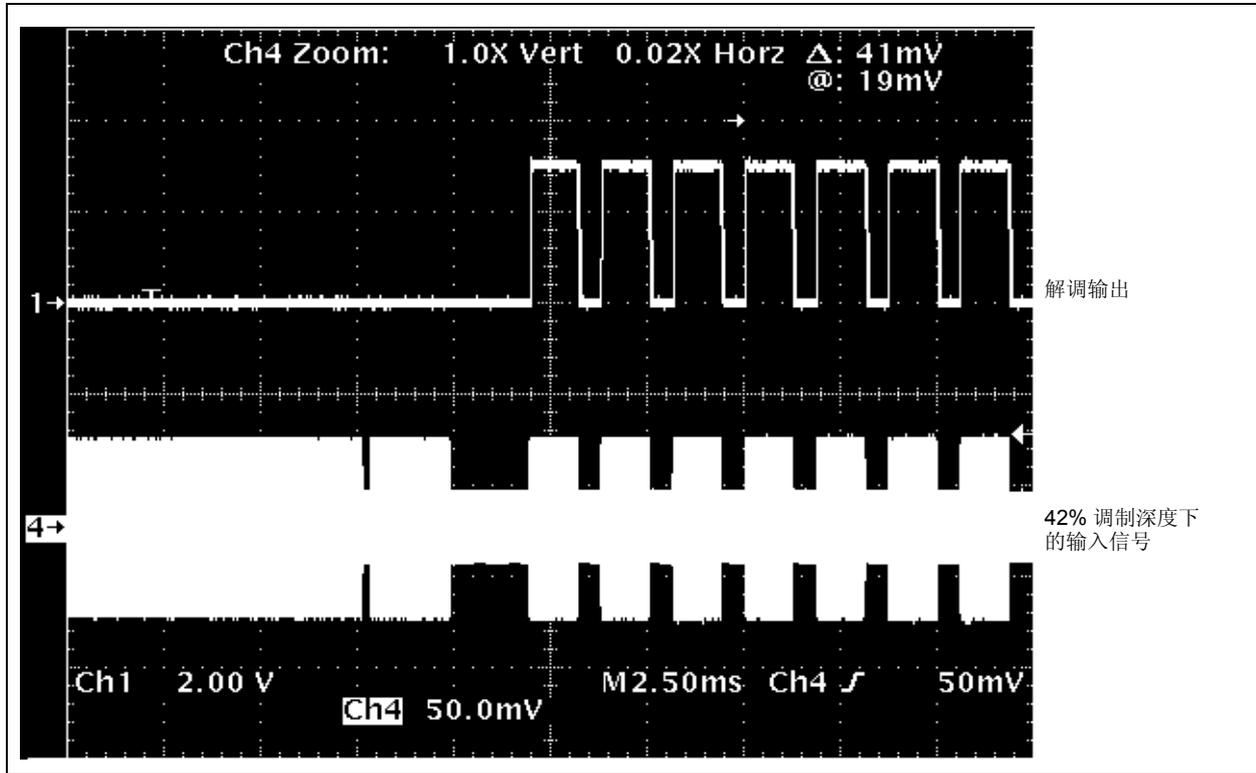


图 2-24: 最小调制深度设置示例: 输入信号的调制深度 = 42%, 最小调制深度 (MODMIN) 设置 = 33%

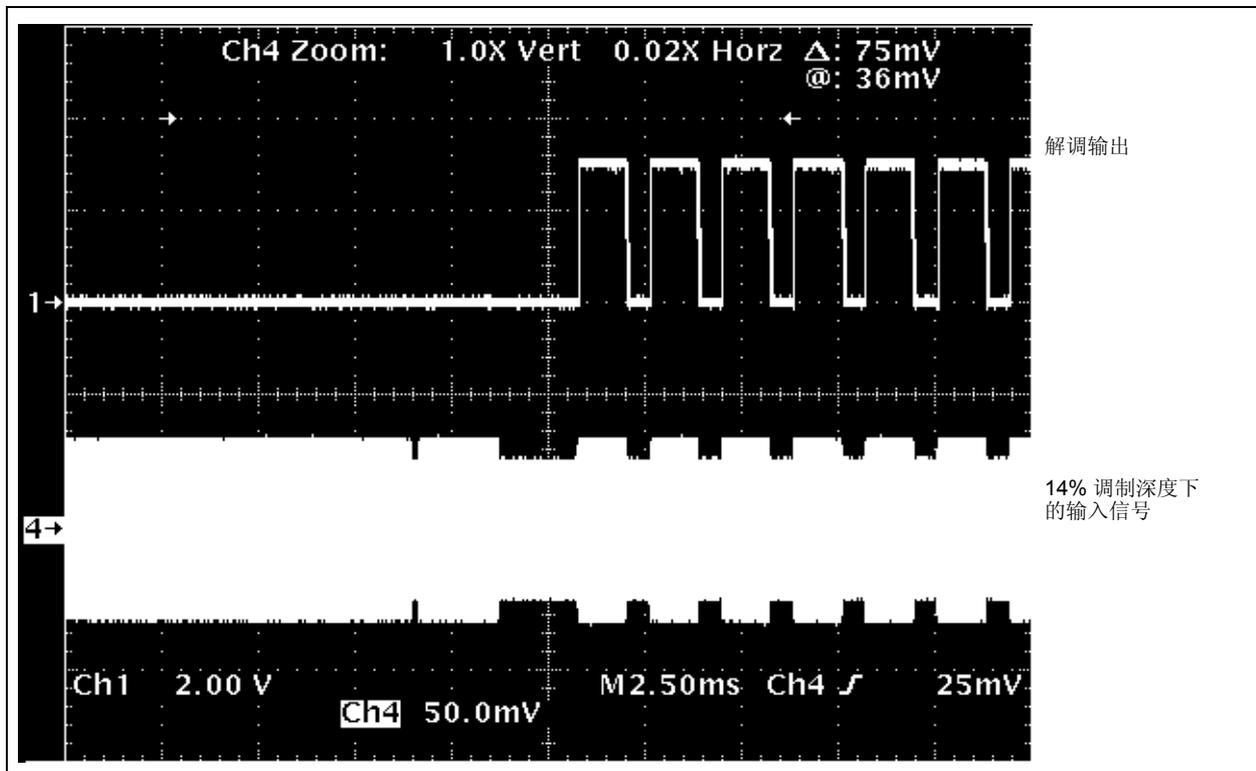


图 2-25: 最小调制深度设置示例: 输入信号的调制深度 = 14%, 最小调制深度 (MODMIN) 设置 = 14%

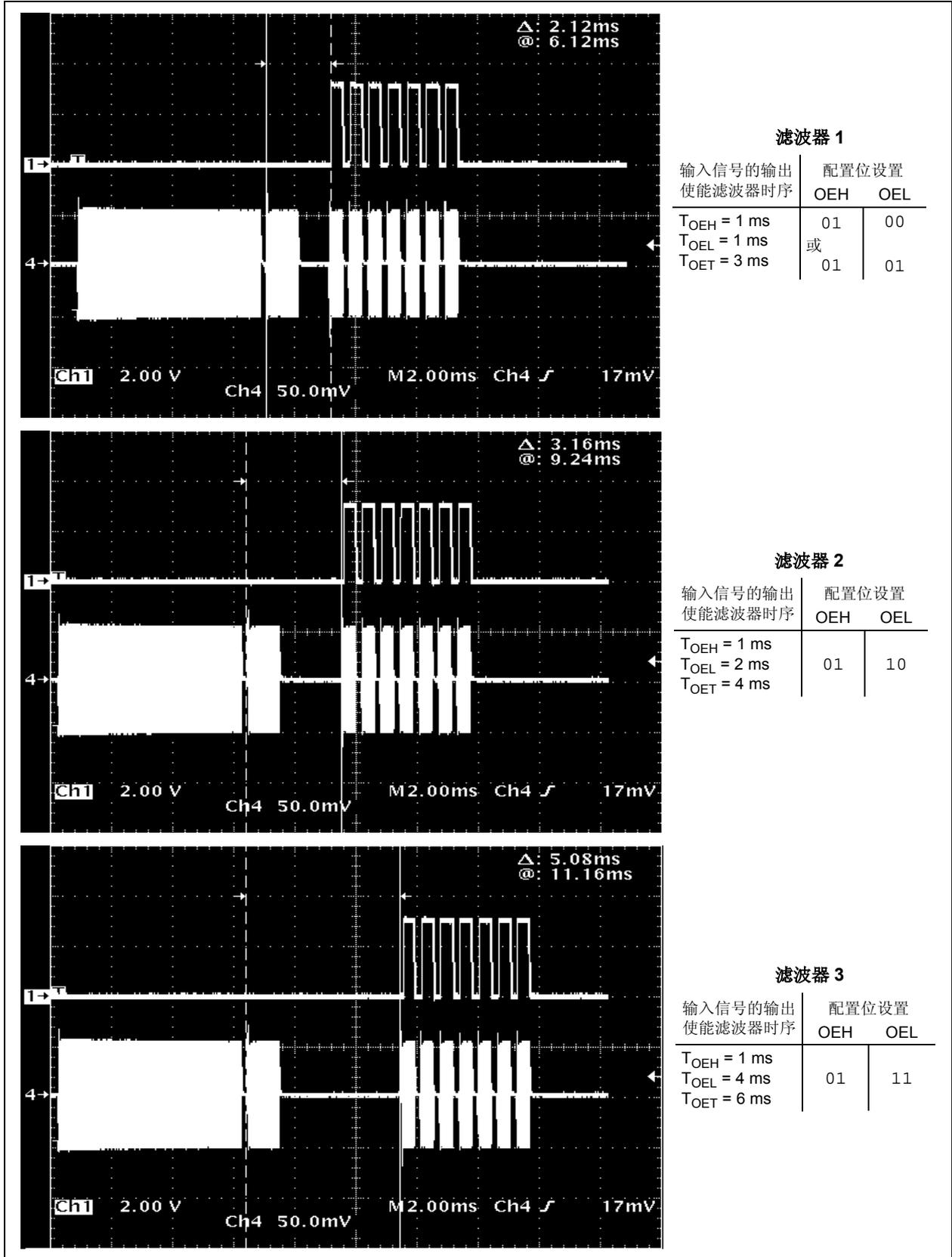


图 2-26: 输出使能滤波器 1 至 3 (唤醒滤波器) 和解调输出示例

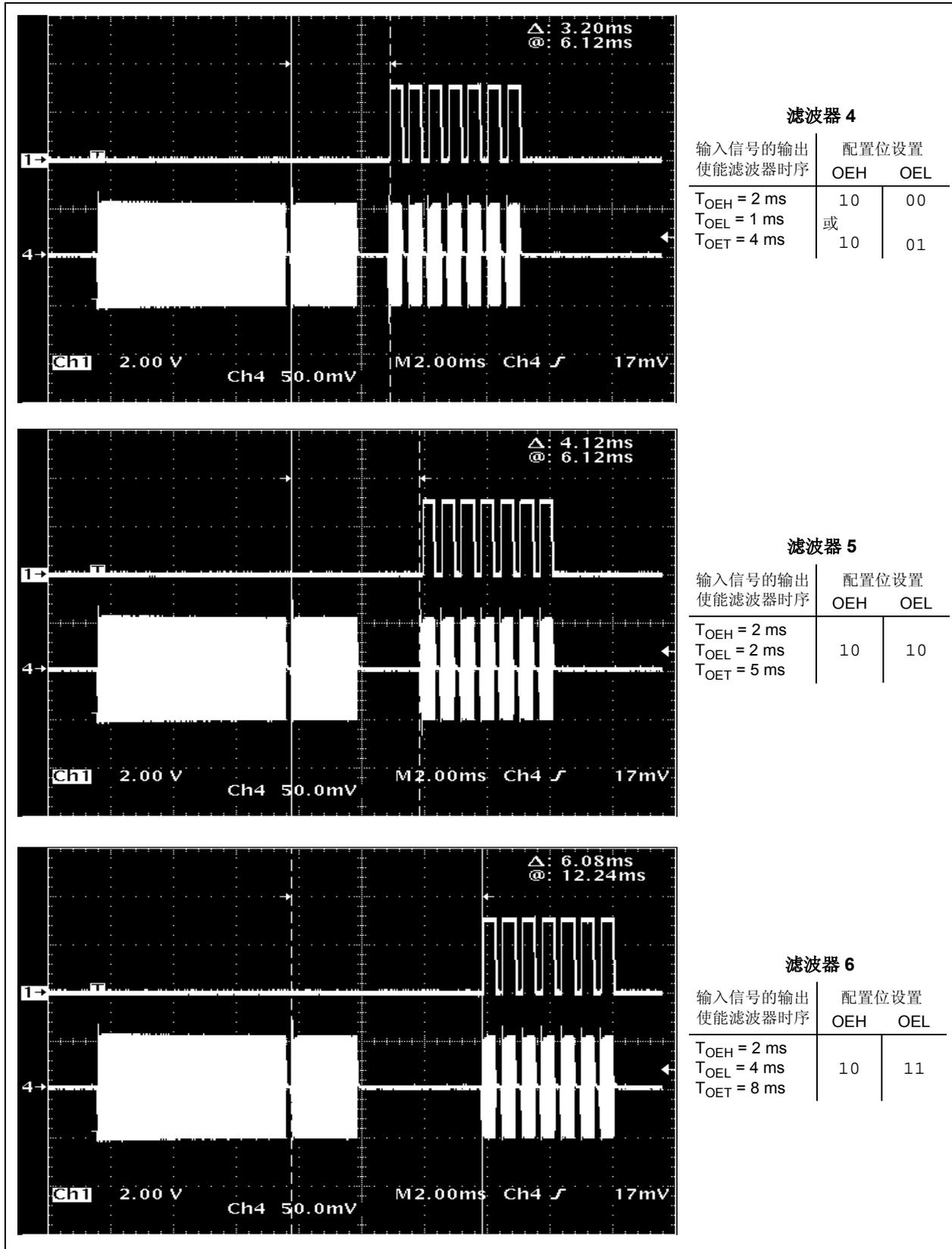


图 2-27: 输出使能滤波器 4 至 6 (唤醒滤波器) 和解调输出示例

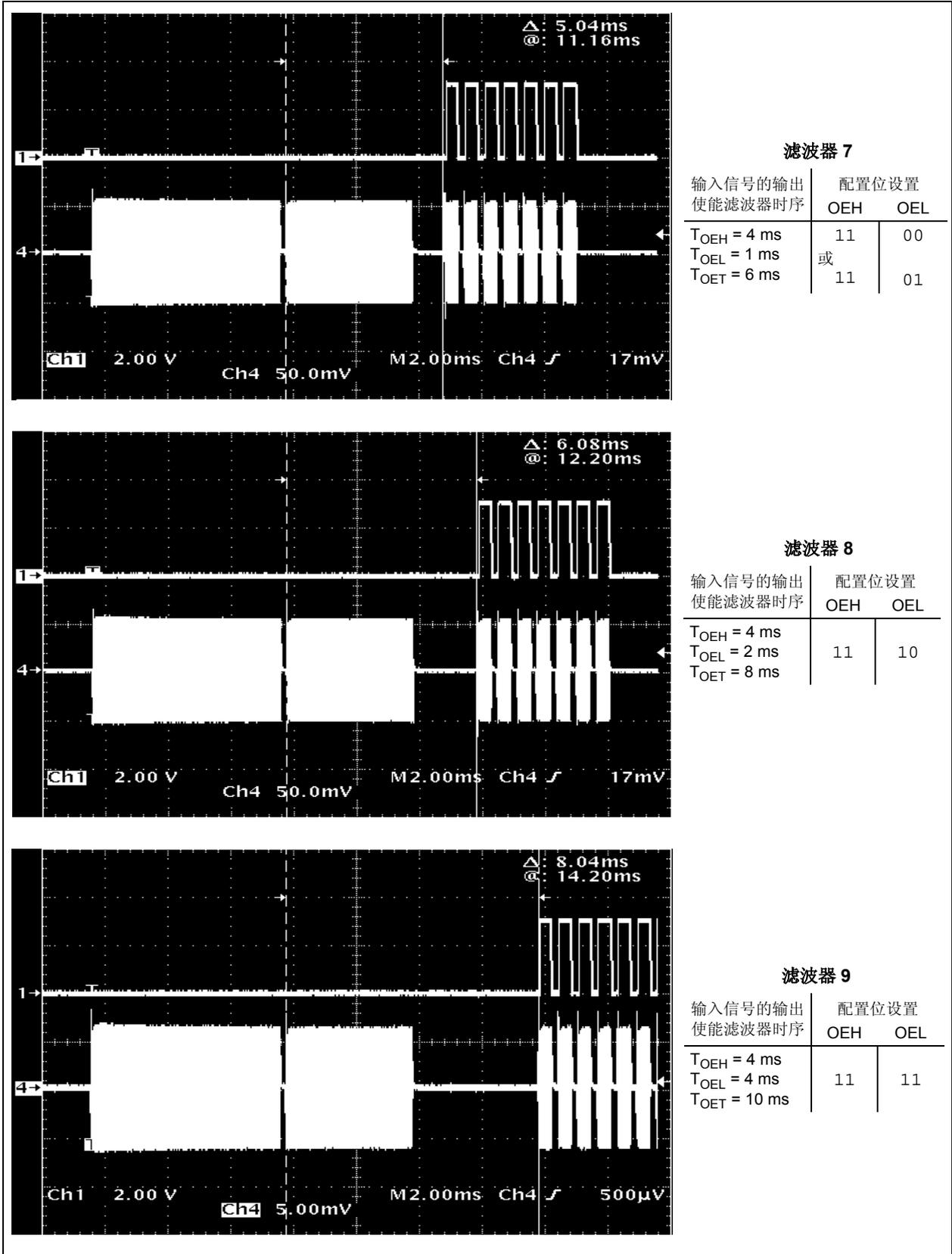


图 2-28: 输出使能滤波器 7 至 9 (唤醒滤波器) 和解调输出示例



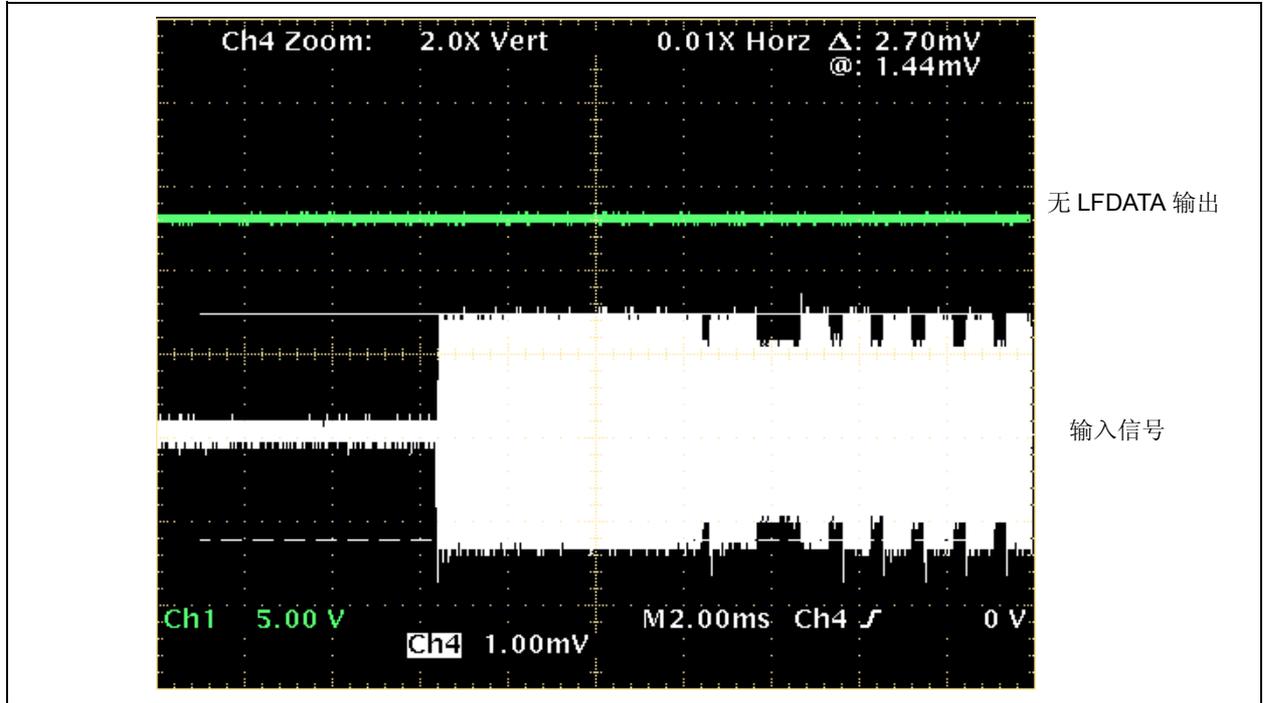


图 2-31: 使能输出使能滤波器但输入不符合滤波器时序要求时, 没有解调输出

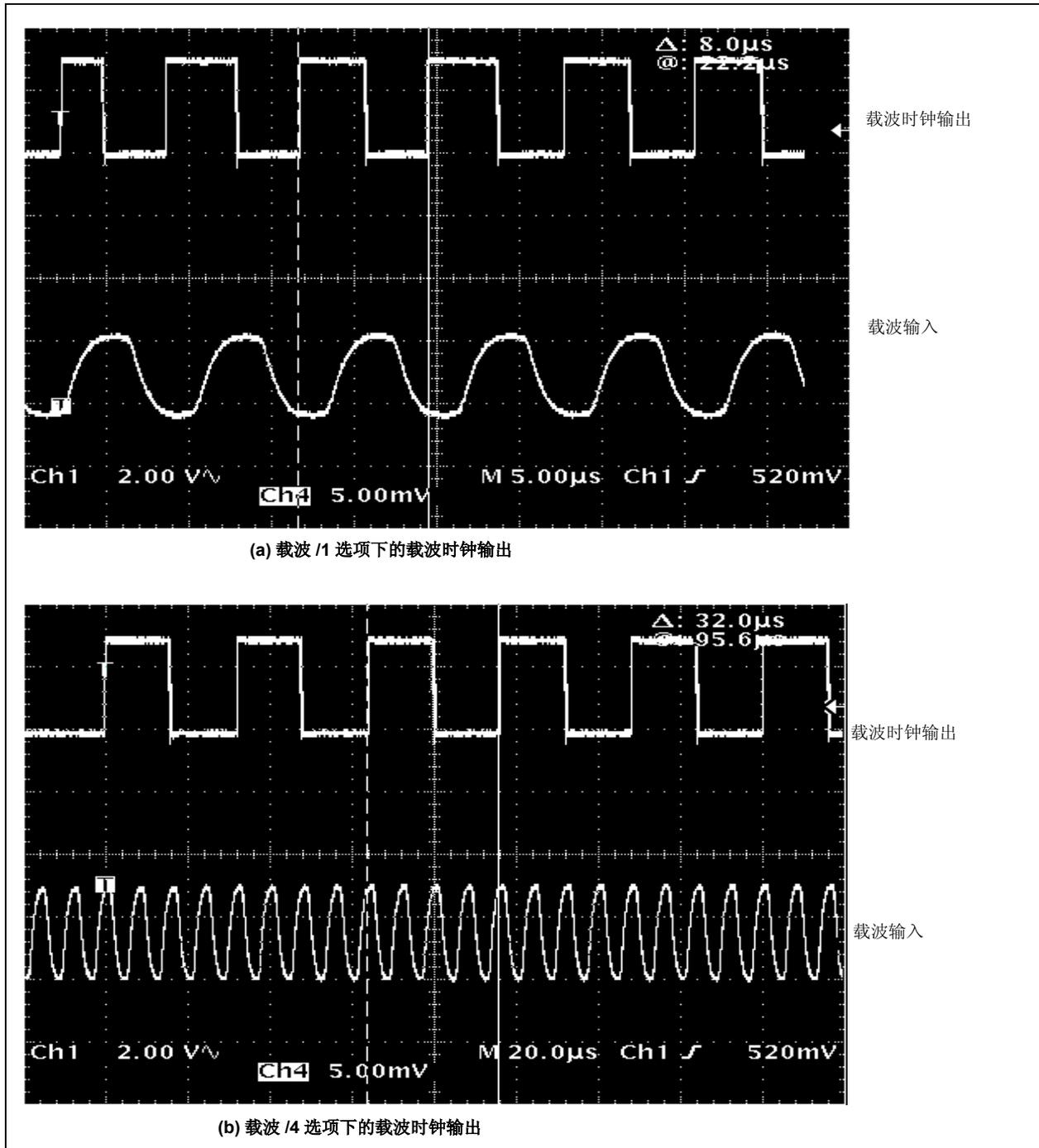


图 2-32: 载波时钟输出示例

### 3.0 引脚说明

表 3-1: 引脚功能表

引脚编号	符号	I/O/P	功能
1	$V_{SS}$	P	接地引脚。
2	$\overline{CS}$	I	片选数字输入引脚。
3	$\overline{SCLK/ALERT}$	I/O	改良型 3 线 SPI 接口的时钟输入。 ALERT 输出: 如果配置寄存器中存在奇偶校验错误或 32 ms 警报定时器超时, 此引脚变为低电平。
4	RSSI	O	接收信号强度指示器 (Received Signal Strength Indicator, RSSI) 电流输出。
5	NC	N/A	无连接。
6	LFDATA/CCLK/SDIO	I/O	解调数据输出。 载波时钟输出。 改良型 3 线 SPI 接口的串行输入或输出数据。
7	$V_{DD}$	P	正向电源引脚。
8	$V_{DD}$	P	正向电源引脚。
9	LCZ	I	用于外部 LC 天线的输入引脚。
10	LCY	I	用于外部 LC 天线的输入引脚。
11	LCX	I	用于外部 LC 天线的输入引脚。
12	NC	N/A	无连接。
13	LCCOM	I	用于外部 LC 天线的公共参考输入端。
14	$V_{SS}$	P	接地引脚。

类型标识: I = 输入; O = 输出; P = 电源

#### 3.1 电源电压 ( $V_{DD}$ 和 $V_{SS}$ )

$V_{DD}$  引脚是 MCP2030 内模拟和数字电路的电源引脚。该引脚需要一个 0.1  $\mu\text{F}$  的旁路电容。此引脚上的电压应保持在 2.0V-3.6V 的范围内以进行规范操作。

$V_{SS}$  引脚是接地引脚, 它也用于构成 MCP2030 中模拟和数字电路的电流返回路径。如果存在模拟地层, 则建议将器件的该引脚与 PCB 的模拟地层相连。

#### 3.2 片选 ( $\overline{CS}$ )

当器件正在接收输入信号时,  $\overline{CS}$  引脚需要保持高电平。将  $\overline{CS}$  引脚保持在低电平将使器件进入 SPI 编程模式。

$\overline{CS}$  引脚是一个集电极开路的输出引脚。此引脚具有一个内部上拉电阻, 以确保在上电和 MCU 引脚配置期间不会发生 SPI 误通信。

#### 3.3 SPI 时钟输入 ( $\overline{SCLK/ALERT}$ )

当  $\overline{CS}$  为低电平时, 此引脚为 SPI 时钟输入 (SCLK) 引脚; 当  $\overline{CS}$  为高电平时, 此引脚为 ALERT 输出引脚。

$\overline{ALERT}$  引脚是一个集电极开路的输出引脚。此引脚具有一个内部上拉电阻, 以确保在上电和 MCU 引脚配置期间不会发生 SPI 误通信。

#### 3.4 接收信号强度指示器 (RSSI)

当选择 RSSI 输出选项时, 此引脚变为接收信号强度指示器 (RSSI) 的灌电流输出引脚。

# MCP2030

---

## 3.5 解调数据输出 (LFDATA)、载波时钟输出 (CCLK) 和 SPI 数据 I/O (SDIO)

当  $\overline{\text{CS}}$  引脚为高电平时，此引脚根据选定的输出类型作为解调数据或载波时钟的输出引脚。选择载波时钟输出 (CCLK) 时，LFDATA 输出是输入载波时钟的方波脉冲，并当 AGC 稳定时间 ( $T_{\text{STAB}}$ ) 结束后立即有效。

当  $\overline{\text{CS}}$  引脚为低电平时，此引脚成为 SPI 数据输入和输出 (SDIO) 引脚。

## 3.6 LC 输入 (LCX、LCY 和 LCZ)

这些引脚是外部 LC 谐振天线电路的输入引脚。天线电路连接在 LC 引脚和 LCCOM 引脚之间。

## 3.7 LC 公共参考端 (LCCOM)

此引脚是外部 LC 谐振电路的公共参考输入引脚。

## 4.0 应用信息

MCP2030 是用于低频 (LF) 传感和双向收发器应用的独立 3 通道模拟前端器件。通过将 3 个正交放置的 LC 谐振天线连接到 LC 输入引脚, 它可以检测来自所有方向 (x、y 和 z) 的信号。

使能所有通道时器件消耗的电流比只使能一路通道时大; 因此, 建议您通过设置配置寄存器 0 (寄存器 5-1) 来禁止任何不使用的通道。

该器件的高输入灵敏度 (低至  $1\text{ mV}_{PP}$ )、检测弱调制 (低至 8%) 输入信号的能力及其低功耗特性使其能够适用于各种应用, 如低成本的被动无钥门禁 (PKE) 收发器、胎压监测系统 (TPMS) 中的低频信号发生传感器以及汽车及安防工业中的远程访问控制应用。

## 4.1 电池后备和无电池操作

该器件通过添加外部元件支持电池后备和无电池操作, 从而使器件能够部分或完全由场供电。

图 4-1 给出了电池后备的外部电路示例。

**注:** LCCOM 上的电压与线圈电压的和不得超过最大的 LC 输入电压。

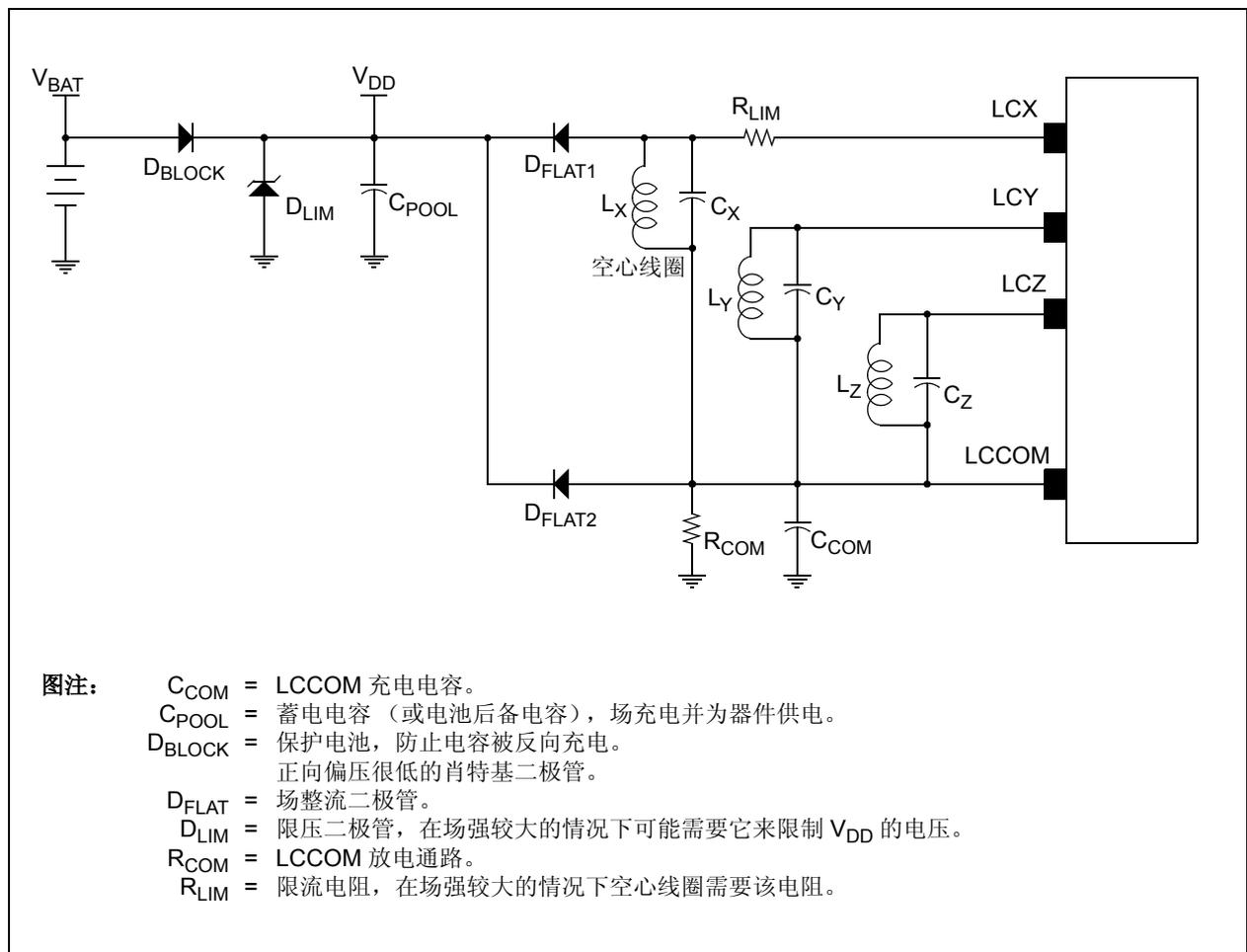


图 4-1: 低频场供电和电池后备模式的外部电路示例

# MCP2030

## 4.2 应用示例

图 4-2 给出了双向通信收发机应用的外部电路示例。

每个 LC 输入引脚均连有一个外部 LC 谐振电路。为了获得最佳性能，LC 电路的谐振频率需要与所需检波频率匹配。谐振频率由以下公式计算：

$$f_o = \frac{1}{2\pi\sqrt{LC}}$$

在典型的 125 kHz 应用中，L 的值为几个 mH，C 的值为几百个 pF，例如，L = 4.9 mH 和 C = 331 pF。

可以通过编程内部调谐电容微调谐振频率。

MCP2030 的输出信号输入给外部 MCU。外部 MCU 可通过使用 SPI 命令控制 MCP2030 中线圈电压的钳通和钳断，或通过 UHF 发送器发送数据。

MCP2030 的 RSSI 输出可通过 MCU 固件数字化。用户也可以考虑使用如 PIC16F684 等具有内部模数转换器（Analog-to-Digital Converter, ADC）的 MCU 或独立的 ADC 器件。

图 4-3 给出了一个免持式被动无钥门禁（PKE）系统的示例。基站单元发送一条低频命令。MCP2030 检测来自基站的命令并将检测到的输出信号发送给外部 MCU（PIC16F636）。如果命令正确，MCU 通过一个外部 UHF 发送器或使用 MCP2030 器件的低频对讲调制电路做出响应。

图 4-4 给出了该器件用于胎压监测传感器应用的示例。该器件检测低频信号发生器命令并通过外部 UHF 发送器将胎压数据发送到基站。

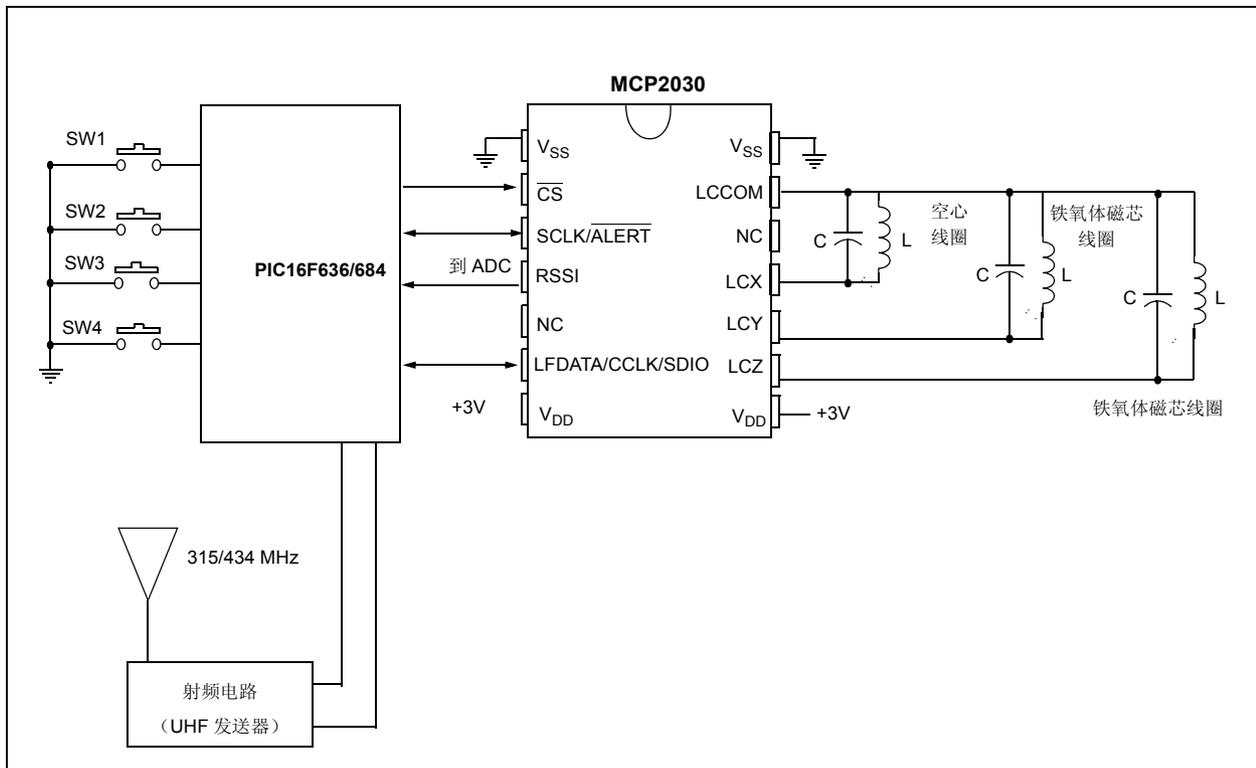


图 4-2: 用于双向通信收发机应用的外部电路示例

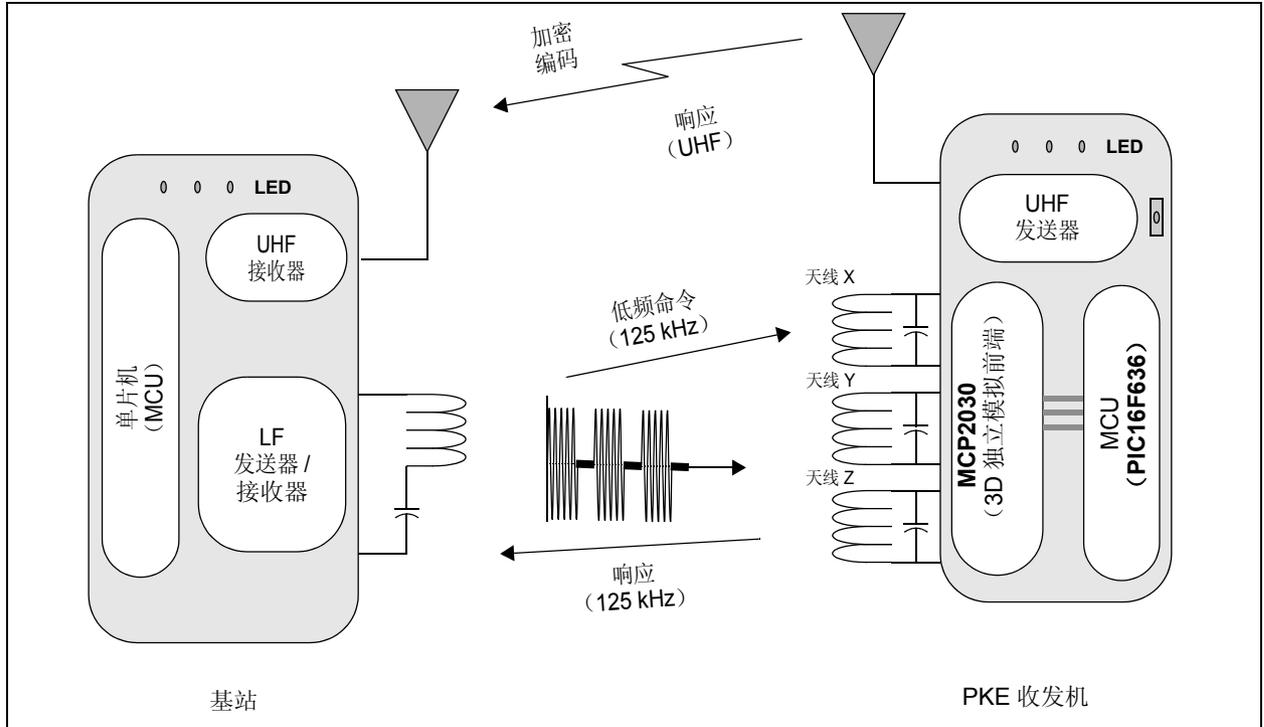


图 4-3: 双向免持式被动双向无钥门禁 (PKE) 系统示例

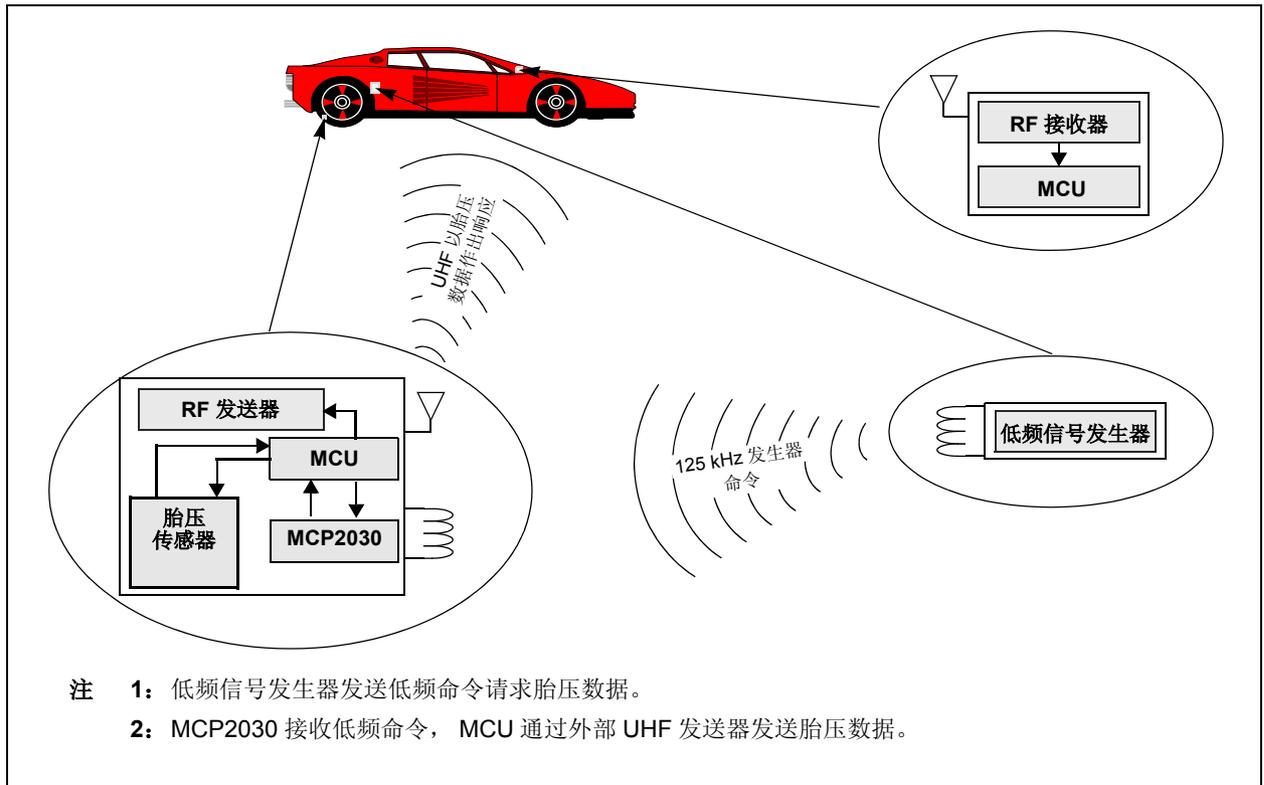


图 4-4: 胎压监测传感器应用示例

# MCP2030

---

注:

## 5.0 功能描述和器件工作原理

MCP2030 器件包含三个可用来进行信号检测和低频对讲的模拟输入通道。本章将对该器件的功能进行了描述。

每个模拟输入通道都具有内部调谐电容、灵敏度控制电路、一个输入信号强度限制器和一个低频对讲调制晶体管。使用一个自动增益控制 (Automatic Gain Control, AGC) 回路来控制所有三路输入通道的增益。将每路通道的输出进行逻辑“或”运算,然后将结果送入解调器。解调器的数字输出被送入 LFDATA 引脚。图 5-1 显示了该器件的框图,图 5-2 显示了输入信号的路径。

总共有 8 个配置寄存器。其中 6 个用于配置器件的操作,1 个用作列奇偶校验位,还有 1 个用于指示器件的工作状态。每个寄存器都含有 9 个位,其中包含一个行奇偶校验位。除状态 (STATUS) 寄存器是只读的外,所有寄存器都可通过 SPI 命令读写。

通过编程配置寄存器可动态控制器件的功能。

### 5.1 RF 限幅器

RF 限幅器通过对外部 LC 谐振天线电路进行 de-Q 来限制 LC 引脚的输入电压。当输入电压超过  $V_{DE-Q}$  时,限幅器开始对外部 LC 天线进行 de-Q,逐渐加大 de-Q 力度以降低天线输入电压。

来自所有 3 路通道的信号电平被合并起来,从而使限幅器以对信号最强的通道进行衰减的方式统一衰减所有 3 路通道。

### 5.2 调制电路

调制电路由调制晶体管 (FET)、内部调谐电容和外部 LC 天线元件构成。调制晶体管和内部调谐电容连接在 LC 输入引脚和 LCCOM 引脚之间。每个 LC 输入都有自己的调制晶体管。

当调制晶体管导通时,它的低导通电阻 ( $R_M$ ) 使 LC 天线的感应电压被钳位。调制晶体管导通时,线圈电压最小,当调制晶体管截止时,线圈电压最大。调制晶体管的低导通电阻 ( $R_M$ ) 产生了高调制深度。

通过导通和关断调制晶体管实现 LF 对讲。

作为“钳通”(Clamp On)和“钳断”(Clamp Off)命令的调制数据经由数字 SPI 接口从单片机模块发出。只有使能的输入才能执行钳位命令。调制电路的基本框图如图 5-1 和图 5-2 所示。

在软件复位和不活动定时器超时后,调制 FET 还将瞬态短路。

### 5.3 调谐电容

每路通道都有内部调谐电容,用于调节外部天线。可通过配置寄存器来设定电容值,最高为 63 pF,每步调整 1 pF。

**注:** 通过对配置寄存器进行设定,用户可以控制调谐电容。详情请参见寄存器 5-2 至寄存器 5-4。

### 5.4 变量衰减器

变量衰减器通过 AGC 控制用来衰减输入信号电压,以避免放大器和解调器饱和。

**注:** 变量衰减器功能由器件本身完成。用户不能对该功能进行控制。

### 5.5 灵敏度控制

每个通道的灵敏度均可通过通道配置寄存器的灵敏度设置降低。此方法可用来降低通道的灵敏度。

**注:** 通过对配置寄存器进行设定,用户可降低通道的灵敏度。详情请参见寄存器 5-5 和寄存器 5-6。

### 5.6 AGC 控制

AGC 控制变量衰减器,以限制内部信号的电压,从而避免内部放大器和解调器的饱和(见第 5.4 节“变量衰减器”)。

来自所有 3 路通道的信号电平被合并起来,从而使 AGC 以对信号最强的通道进行衰减的方式统一衰减所有 3 路通道。

**注:** AGC 控制功能由器件本身完成。用户不能对该功能进行控制。

## 5.7 固定增益放大器 1 和 2

FGA1 和 FGA2 提供最大为 40 dB 的两级增益。

**注：** 用户不能控制这两个放大器的增益。

## 5.8 自动通道选择

如果配置寄存器 5（寄存器 5-6）中自动通道选择位 AUTOCHSEL<8> 置 1，则使能自动通道选择功能；如果该位清零则禁止自动通道选择功能。当该功能被激活时（即 AUTOCHSE<8> = 1），控制电路将在 AGC 稳定时间（ $T_{\text{STAB}}$ ）结束后立即检查每路输入通道的解调输出。如果输出为高电平，则允许此通道传送数据，否则通道阻塞。

STATUS 寄存器 bit<8:6>（寄存器 5-8）监控此操作的状态。这几个位指明通道选择的当前活动状态，并为每次软件复位自动更新状态。每次软件复位后（或不活动定时器超时后），自动通道选择功能复位。因此，软件复位后阻塞的通道被再次使能。

通过堵塞那些在 TAGC 结束时电平不为高的通道，这个功能可以使输出信号更干净。此功能仅用于解调数据输出，不能用于载波时钟或 RSSI 输出。

## 5.9 载波时钟检波器

载波时钟检测器检测输入载波信号的周期。检测器的输出以信号载波频率进行数字切换。在配置寄存器 1（寄存器 5-2）中用 DATOUT 位选择载波时钟输出时，该输出有效。

## 5.10 解调器

解调器由全波整流器、低通滤波器、峰值检波器和用于检测输入信号包络的数据分割器（Data Slicer）组成。

## 5.11 数据分割器

数据分割器由基准信号发生器和比较器组成。数据分割器将输入信号与基准电压做比较。基准电压由最小调制深度要求设置和输入峰值电压确定。来自全部 3 个通道的数据进行逻辑“或”运算，运算结果送至输出使能滤波器。

## 5.12 输出使能滤波器

一旦进入信号满足唤醒序列要求，输出使能滤波器就使能 LFDATA 输出（见第 5.15 节“可配置输出使能滤波器”）。

## 5.13 接收信号强度指示器（RSSI）

RSSI 提供与输入信号振幅成正比的电流（见第 5.30.3 节“接收信号强度指示器（RSSI）输出”）。

## 5.14 模拟前端定时器

该器件具备一个内部 32 kHz RC 振荡器。该振荡器可用在以下定时器中：

- 不活动定时器
- 报警定时器
- 脉宽定时器
- 周期定时器
- AGC 稳定定时器

### 5.14.1 RC 振荡器

RC 振荡器产生 32 kHz 内部时钟。

### 5.14.2 不活动定时器

如果没有输入信号，不活动定时器用来使器件自动返回待机模式。基于 32 kHz 内部时钟，超时周期约为 16 ms ( $T_{INACT}$ )。

不活动定时器用来最大限度地降低器件消耗的电流，当无输入信号时间持续约 16 ms 时，不活动定时器使器件自动返回到待机模式。

该定时器将在以下情况复位：

- LF 输入信号的幅值发生了变化，无论变化是从高到低还是从低到高
- $\overline{CS}$  引脚为低电平（任何 SPI 命令）
- 与定时器相关的软件复位

定时器在 AGC 初始化时间 ( $T_{AGC}$ ) 结束后启动。

定时器在以下情况下导致软件复位：

- 先前接收到的输入信号在  $T_{INACT}$  时间被没有变化，既未从高到低，也未从低到高。

软件复位使器件自动返回到待机模式；在待机模式下，大多数模拟电路，如 AGC、解调器和 RC 振荡器等，都将断电。这将使器件返回到待机电流更低的模式。

### 5.14.3 报警定时器

当器件正在接收不满足输出使能滤波器要求的输入信号时，使用报警定时器通知外部 MCU。存在持续噪声时，超时时间约为 32 ms ( $T_{ALARM}$ )。

如果不满足输出使能滤波器要求的输入信号的持续时间长于 32 ms，就将产生报警定时器超时。报警定时器超时导致：

- a)  $\overline{ALERT}$  引脚变为低电平
- b) STATUS 寄存器 7（寄存器 5-8）中的 ALARM 位置 1。

通过监控  $\overline{ALERT}$  引脚，外部 MCU 将得到报警定时器超时的通知。如果报警定时器超时，外部 MCU 就能采取适当的措施，例如降低通道灵敏度，或者禁止通道等等。如果忽略噪声源，器件可返回待机电流消耗更低的状态。

定时器在以下情况下复位：

- $\overline{CS}$  引脚为低电平（任何 SPI 命令）。
- 禁止输出使能滤波器。
- 使能 LFDATA 引脚（信号通过输出使能滤波器）。

定时器在 AGC 初始化时间结束后启动。

定时器在以下情况下导致  $\overline{ALERT}$  引脚输出低电平：

- 使能输出使能滤波器且调制输入信号已存在  $T_{ALARM}$  时间，但该信号不满足输出使能滤波器的要求。

**注：** 如果禁止输出使能滤波器，则报警定时器也将被禁止。

### 5.14.4 脉宽定时器

脉宽定时器用来验证接收的输出使能序列是否同时满足最小 TOEH 和最小 TOEL 要求。

### 5.14.5 周期定时器

周期定时器用来验证接收的输出使能序列是否满足最大 TOET 要求。

### 5.14.6 AGC 稳定定时器 ( $T_{AGC}$ )

此定时器用于在 AGC 稳定在输入信号的同时，使输出使能滤波器保持在复位状态。超时周期约为 3.5 ms。这个时间 ( $T_{AGC}$ ) 结束后，输入应保持为高电平 ( $T_{PAGC}$ )，否则将中止计数并产生软件复位。详情请参见图 5-4。

- 注 1：** 在 AGC 初始化时间 ( $T_{AGC}$ ) 内，器件需要连续不间断的高电平输入信号。在这段时间内若无上述信号，即可能使定时器复位，而且需要新的 AGC 稳定时间输入信号；否则可能导致不恰当的 AGC 增益设置，产生无效输出。
- 2：** 如果任一输入通道正确地接收了 AGC 稳定时间信号，器件的其余部分就将被唤醒。STATUS 寄存器 7 的 bit<4:2>（寄存器 5-8）指明是哪个通道最先唤醒了器件。多个引脚上的有效输入信号可能致使多个通道指示位置 1。

# MCP2030

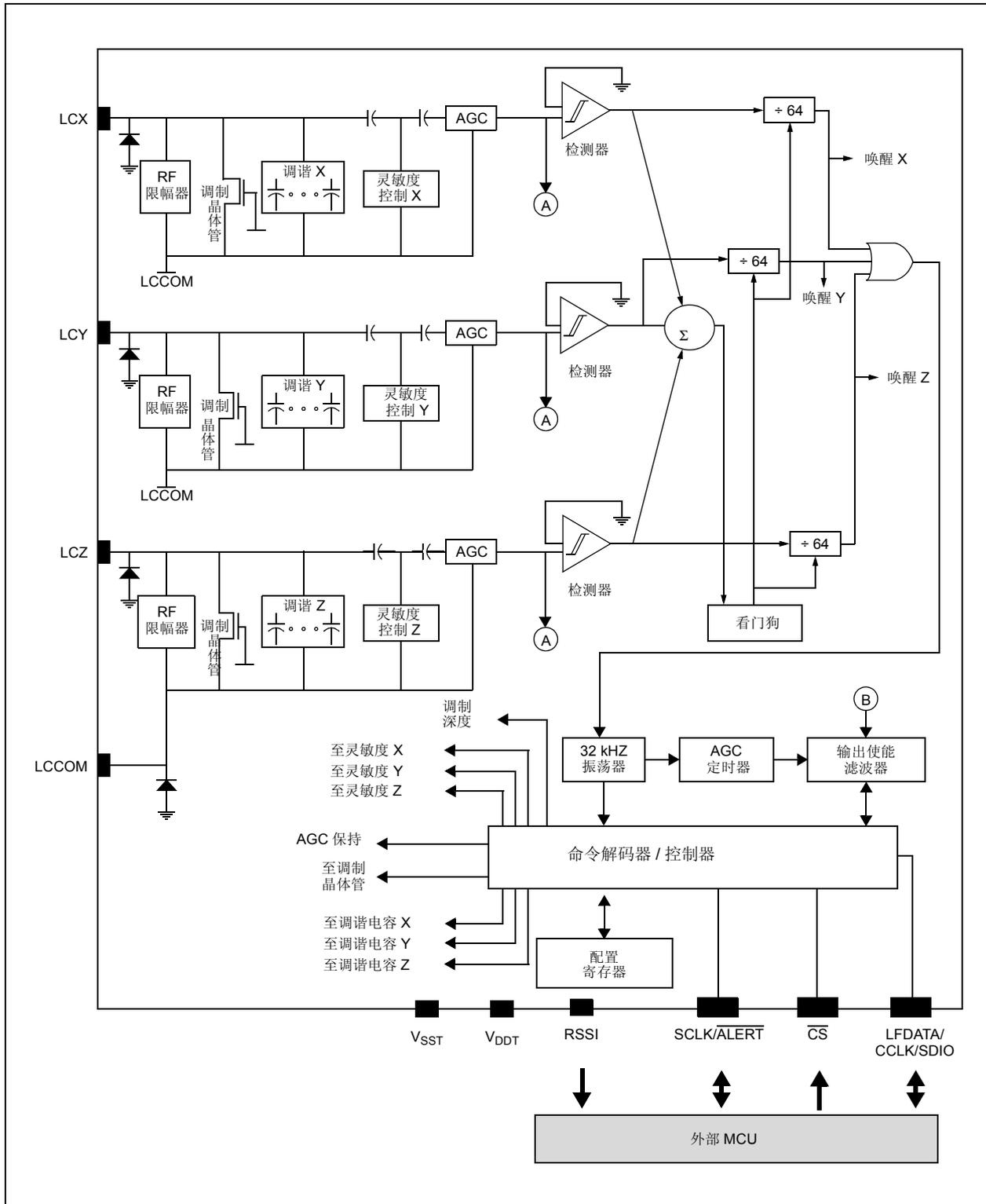


图 5-1: 功能框图

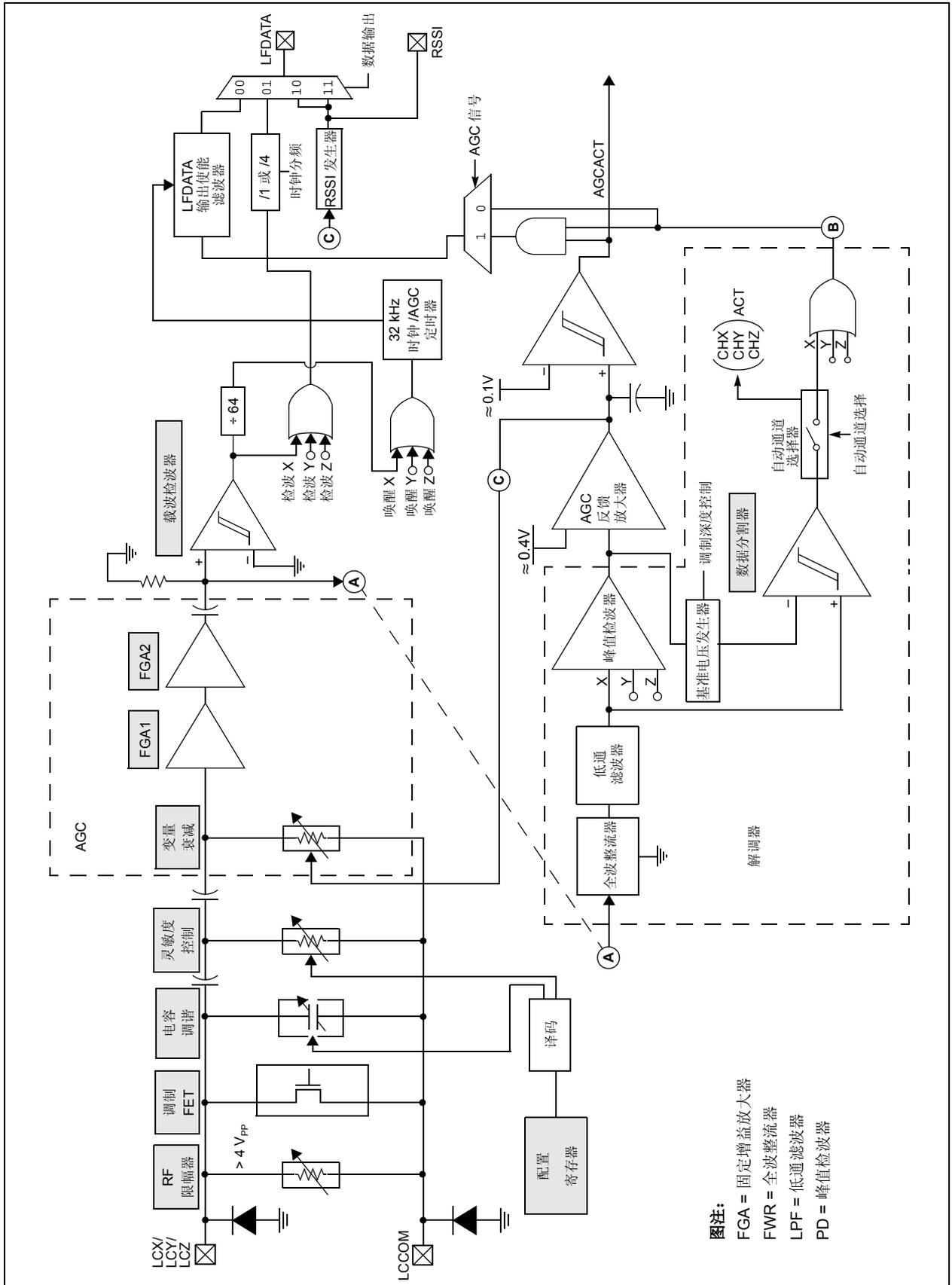


图 5-2: 输入信号路径

## 5.15 可配置输出使能滤波器

输出使能滤波器用来使能 LFDATA 输出并唤醒外部单片机，但此操作仅发生在 LC 输入引脚接收到特定的脉冲序列之后。因此，这可以防止由于噪声或不想要的输入信号等原因而唤醒外部单片机。该电路把已解调的报头波形时序与预定义值进行比较，然后在匹配时使能解调 LFDATA 输出。

输出使能滤波器的时序由紧随 AGC 稳定间隔时间之后的脉冲的高持续时间 ( $T_{OEH}$ ) 和低持续时间 ( $T_{OEL}$ ) 组成。高、低持续时间的选择意味着选择最大时间。输出使能的高、低持续时间由 SPI 接口编程决定。图 5-3 和图 5-4 所示为输出使能滤波器的波形。

$T_{OEH}$  期间不应有遗漏的周期。周期遗漏可能导致无法满足输出使能条件。

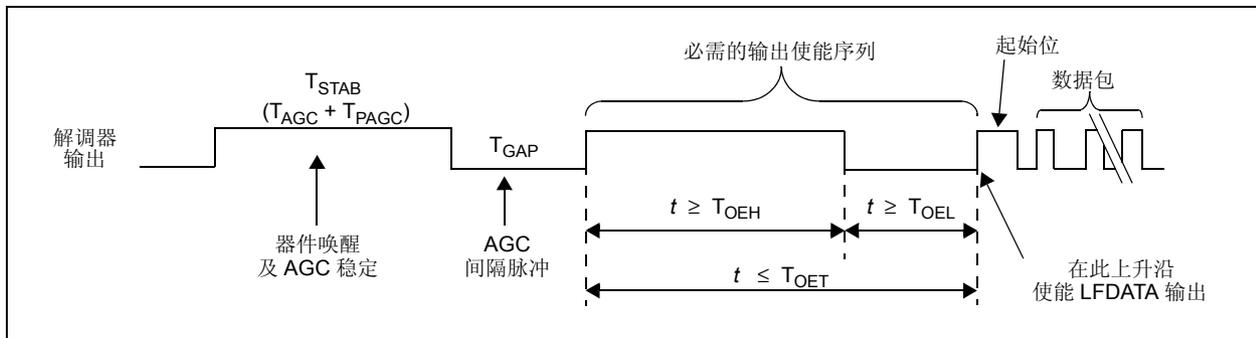


图 5-3: 输出使能滤波器时序

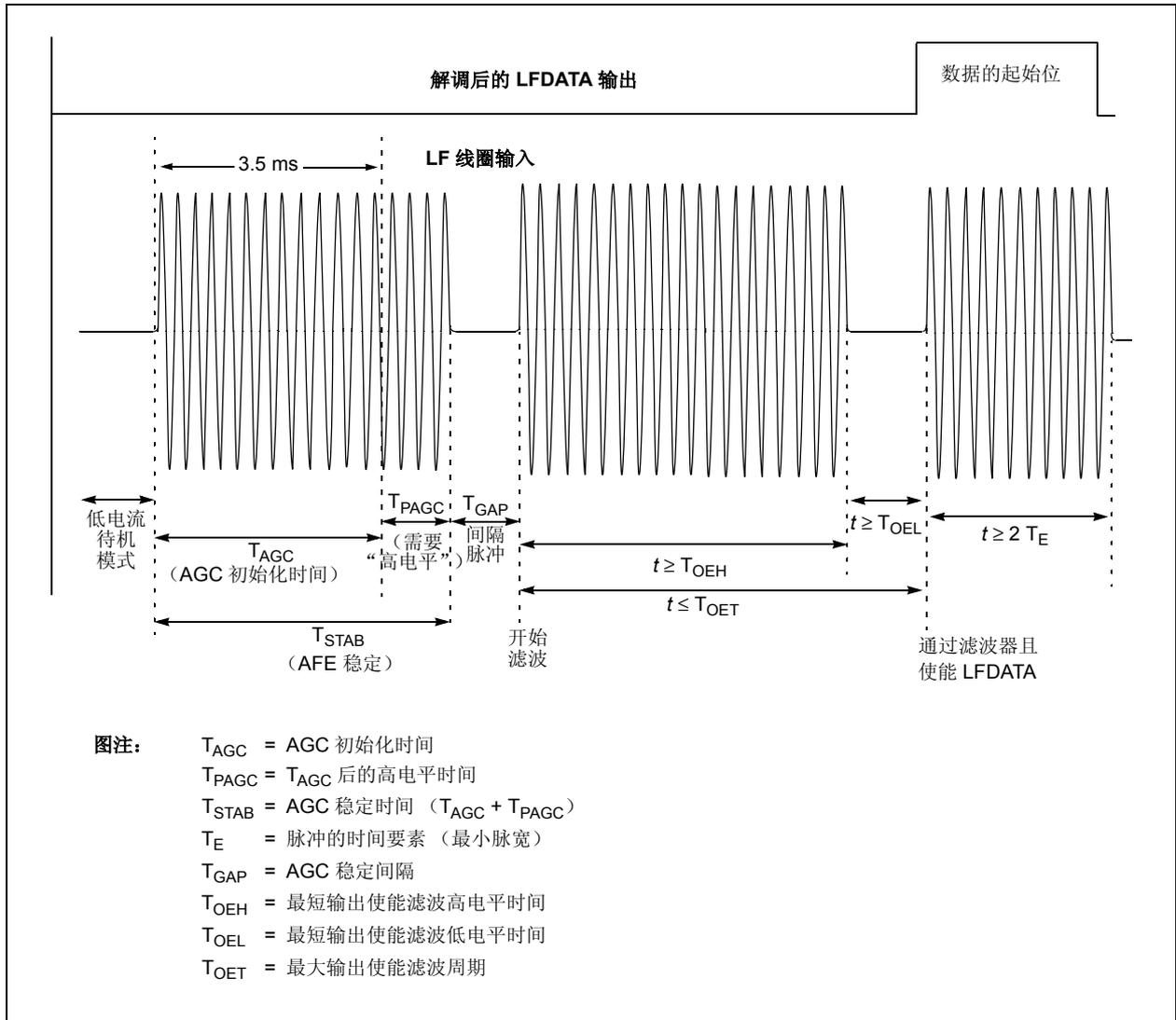


图 5-4: 输出使能滤波器时序示例 (详细)

**表 5-1: 输出使能滤波器时序**

OEH <1:0>	OEL <1:0>	T <sub>OEH</sub> (ms)	T <sub>OEL</sub> (ms)	T <sub>OET</sub> (ms)
01	00	1	1	3
01	01	1	1	3
01	10	1	2	4
01	11	1	4	6
10	00	2	1	4
10	01	2	1	4
10	10	2	2	5
10	11	2	4	8
11	00	4	1	6
11	01	4	1	6
11	10	4	2	8
11	11	4	4	10
00	xx	禁止滤波器		

**注 1:** 在室温、VDD = 3.0V 且使用 32 kHz 振荡器的条件下，T<sub>OEH</sub> 和 T<sub>OEL</sub> 最小而 T<sub>OET</sub> 最大。

T<sub>OEH</sub> 是指从解调输出的上升沿到第一个下降沿的时间。脉冲宽度必须满足  $T_{OEH} \leq t \leq T_{OET}$ 。

T<sub>OEL</sub> 是指从解调输出的下降沿到下一个脉冲的上升沿之间的时间。脉冲宽度必须满足  $T_{OEL} \leq t \leq T_{OET}$ 。

T<sub>OET</sub> 是指从当前脉冲的上升沿到下一个脉冲的上升沿之间的时间（即，为 T<sub>OEH</sub> 和 T<sub>OEL</sub> 之和）。T<sub>OEH</sub> 与 T<sub>OEL</sub> 之和必须满足  $t \leq T_{OET}$ 。如果配置寄存器 0（寄存器 5-1）中 OEL<8:7> 被设置为 00，则禁止该滤波器。这种情况请参见图 2-30。

在以下情况下，滤波器将复位，并需要一个完整的新的并且是连续的高低周期使能 LFDATA。

- 接收的高电平时间不大于配置的 T<sub>OEH</sub> 最小值。
- 在 T<sub>OEH</sub> 期间，丢失信号超过 56 μs 会导致滤波器复位。
- 接收的低电平时间不大于配置的 T<sub>OEL</sub> 最小值。
- 接收的序列超过 T<sub>OET</sub> 的最大值：
  - T<sub>OEH</sub> + T<sub>OEL</sub> > T<sub>OET</sub>
  - 或 T<sub>OEH</sub> > T<sub>OET</sub>
  - 或 T<sub>OEL</sub> > T<sub>OET</sub>
- 接收到软件复位 SPI 命令。

如果滤波器复位是由于高电平时间（T<sub>OEH</sub> > T<sub>OET</sub>）很长引起的，高脉冲定时器将等待一个 T<sub>E</sub> 间隔，且解调器输出发生另一个从低到高的跳变时，才会再次开始定时。

禁止输出使能滤波器将不再需要满足 T<sub>OEH</sub> 和 T<sub>OEL</sub> 要求，器件将传送所有接收到的数据。示例请参见图 2-30、图 2-31 和图 2-32。

如果从应用的角度看，从引脚输入开始，实际的输出使能滤波器计时必须将输入通路的模拟延时（例如，解调器充放电时间）计算在内。

- T<sub>OEH</sub> - T<sub>DR</sub> + T<sub>DF</sub>
- T<sub>OEL</sub> + T<sub>DR</sub> - T<sub>DF</sub>

输出使能滤波器紧随 T<sub>GAP</sub>（AGC 稳定时间后的间隔）之后立即启动。

## 5.16 输入灵敏度控制

器件输入灵敏度的典型值为 3 mVPP。这意味着任何幅值大于 3 mVPP 的输入信号都能被检测到。当输入电平大于约 20 mVPP 时，内部 AGC 回路调节检测信号的幅值。该信号的幅值称作“AGC 活动水平”。AGC 回路调节输入电压，从而把输入信号幅值范围保持在检测电路的线性范围内，不会导致饱和。当 AGC 环路调节输入电压时，则将使 STATUS 寄存器 7（寄存器 5-8）中的 AGC 活动状态位（AGCACT<5>）置 1。

表 5-2 所示为使用 AGCSIG 选项时的输入灵敏度比较。当 AGCSIG 选项位置 1 时，解调输出仅在 AGC 环路活动时可用（见表 5-1）。通过设置相应的配置寄存器可以降低每个通道的输入灵敏度。配置寄存器 3（寄存器 5-4）、配置寄存器 4（寄存器 5-5）和配置寄存器 5（寄存器 5-6），均有降低通道增益的选项，可把增益从 0 dB 降低至约 -30 dB。

表 5-2: 输入灵敏度与调制信号强度设置 (AGCSIG&lt;7&gt;) 的关系表

AGCSIG<7> (配置寄存器 5)	说明	输入灵敏度 (典型值)
0	禁止——检测任何输入信号电平 (解调数据和载波时钟)。	3.0 mV <sub>pp</sub>
1	使能——没有输出直到 AGC 状态 = 1 (即 $V_{PEAK} \approx 20 \text{ mV}_{pp}$ ) 时为止 (解调数据和载波时钟)。 <ul style="list-style-type: none"> <li>提供最佳信噪比。</li> </ul>	20 mV <sub>pp</sub>

### 5.17 输入通道 (使能 / 禁止)

对配置寄存器 0<3:1> (寄存器 5-1) 中的各个位进行编程, 可以单独地使能或禁止各通道。

拥有禁止某个通道的选项, 目的是通过关闭尽可能多的电路 (如果不需要该通道工作) 使消耗的电流最小。在输入禁止时, 禁止的具体电路是放大器、检波器、全波整流器、数据分割器以及调制 FET。不过, RF 输入限幅器仍然处于活动状态, 以保护器件不受过高天线输入电压的破坏。

### 5.18 AGC 放大器

电路自动放大输入信号电压, 使之达到数据分割器能够接受的水平。AGC 的固有特性是抓得快而放得慢, 它跟踪载波信号电压, 而不是调制的数据位。

AGC 的固有特性是跟踪三个天线输入信号中最强的信号。AGC 需要一段 AGC 初始化时间 (TAGC)。

AGC 将试图调节进入数据分割器的通道峰值信号电压, 使之成为所需的稳定 AGC 电压——在信号电压试图超出稳定 AGC 电压时, 降低输入路径增益, 并允许对低于稳定 AGC 电压的信号电平进行完全放大。

AGC 有两种工作模式:

1. 在 AGC 初始化时间 ( $T_{AGC}$ ) 内, AGC 时间常数较小, 使得对连续输入信号的采集时间较短 (在合理范围内)。
2.  $T_{AGC}$  之后, AGC 切换至较大的时间常数, 以便进行数据分割。

而且, 当输入信号包络为低时, AGC 停止工作。AGC 只跟踪高包络电平。

### 5.19 AGC 保持

AGC 保持功能用于在 AGC 初始化时间 ( $T_{AGC}$ ) 内保持 AGC 值, 并把保持值应用于数据分割电路以处理后续数据流, 而不是使用新的跟踪值。当在给定时间段内输入信号的幅值随机变化时, 这个功能可以用来正确解调输入信号。当器件接收到 AGC 保持开 (Preserve On) 命令时, 该功能被使能; 接收到 AGC 保持关 (Preserve Off) 命令, 该功能被禁止。一旦接收到 AGC 保持开命令, 器件在每一个 AGC 初始化时间内获取新的 AGC 值, 并保持该值, 直到接收到软件复位或发出 AGC 保持关命令。从而, 无需另外发出 AGC 保持开命令。要禁止 AGC 保持功能, 需要一条 AGC 保持关命令 (有关 AGC 保持命令见第 5.31.2.5 节 “AGC 保持开命令” 和第 5.31.2.6 节 “AGC 保持关命令”)。

## 5.20 软件复位

以下事件可导致软件复位：

- 上电复位（POR）后，
- 不活动定时器超时后，
- 如果发生“异常中止”，
- 接收到 SPI 软件复位命令后。

如果在 AGC 初始化周期（TAGC）结束时没有检测到正确信号，则将产生“异常中止”。软件复位初始化内部电路，使器件进入低电流待机工作模式。软件复位初始化的内部电路包括：

- 输出使能滤波器
- AGC 电路
- 解调器
- 32 kHz 内部振荡器

软件复位不会对配置寄存器的设置造成影响，但却会影响 AFE STATUS 寄存器 7（寄存器 5-8）中的某些位。

电路的初始化需要一个内部时钟周期（ $1/32 \text{ kHz} = 31.25 \mu\text{s}$ ）。初始化期间，每个输入引脚和 LCCOM 引脚之间的调制晶体管导通，对内外部寄生电容进行放电。初始化时间结束后，调制晶体管将立即截止。

软件复位仅在活动模式下执行，在待机模式下无效。

## 5.21 输入信号的最小调制深度要求

如果输入信号的调制深度大于在配置寄存器 5（寄存器 5-6）中设定的最小调制要求，则器件将解调已调制的输入信号。图5-5给出了调制深度的定义和示例。配置寄存器 5 的 MODMIN<6:5> 提供了四个选项，即，60%、33%、14% 和 6%，默认设置为 33%。

这个功能用来增强输入信号的解调完整性。对于具有弱调制深度的输入信号，6% 是最佳选择；靠近高压基站天线时或距离基站天线很远时，输入信号通常具有弱调制深度。它的解调灵敏度最佳，但容易受噪声尖峰的影响，可能导致位检测错误。设定为 60% 能够减少噪声导致的位错误，但解调灵敏度最小。最小调制深度要求的设置见表 5-3。

表 5-3: 最小调制深度要求的设置

MODMIN 位 (配置寄存器 5)		调制深度
Bit 6	Bit 5	
0	0	33% (默认)
0	1	60%
1	0	14%
1	1	8%

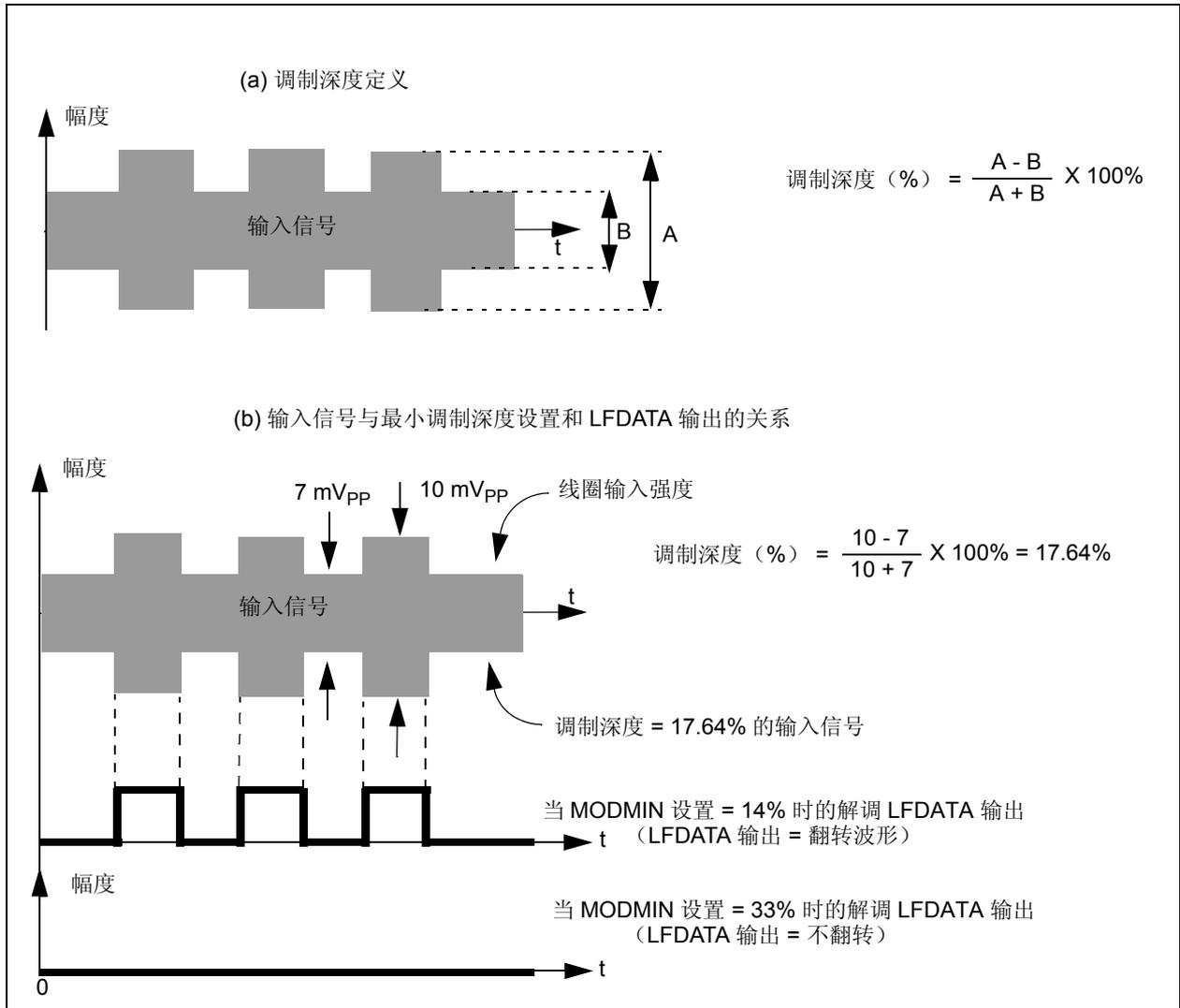


图 5-5: 调制深度示例

## 5.22 低电流休眠模式

器件在接收到通过串行外设接口（SPI）发出的休眠命令时，进入超低电流模式（休眠模式）。除了保持起码的寄存器存储和 SPI 功能所需的电路（包括 RF 限幅器）之外的所有电路都将关闭，以使消耗的电流最低；需要用上电复位以及除休眠命令外的任何其他 SPI 命令将器件从休眠模式唤醒。

## 5.23 低电流待机模式

当输入引脚上没有输入信号存在时，器件处于待机模式，但其处于通电状态并准备接收任何输入信号。

## 5.24 低电流工作模式

当在任一输入引脚上有输入信号，且内部电路随接收的数据启动时，器件处于低电流工作模式。

## 5.25 配置寄存器数据的差错检测

配置寄存器为易失性存储器。因此寄存器内容可能会被诸如电池断电这样的意外欠压或断电破坏或清除。为了确保数据完整性，器件具有差错检测机制，该机制使用了配置寄存器映射的行、列校验位。每个寄存器的 bit 0 是行校验位，通过计算八个配置位（从 bit 1 到 bit 8）得到。列校验寄存器（配置寄存器 6）存放列校验位；通过分别计算配置位的每一列（配置寄存器 0 至 5），得到对应的列校验位。列校验位的计算不包括 STATUS 寄存器。校验结果应为奇数。校验位的置 1 或清零，将使置 1 的位数为奇数。用户需要使用寄存器的内容来计算行 / 列校验位，并在程序中进行设置。器件在运行期间将连续计算配置存储器映射的行 / 列校验位。如果发生奇偶校验错误，器件将拉低 SCLK/ALERT 引脚的电平（中断单片机模块），表明配置存储器已损坏或未载入，需要重新设置。

上电复位后的初始条件下，寄存器的值都将被清零（默认值）。因此，通过拉低 SCLK/ALERT 引脚，器件将发出奇偶校验位错误。如果用户用正确的校验位重新设置寄存器，则 SCLK/ALERT 引脚将立即翻转为逻辑高电平。

奇偶校验位错误不会改变或影响任何功能的正常操作。

表 5-4 给出了寄存器值和对应校验位的示例。

表 5-4: 配置寄存器奇偶校验位示例

寄存器名称	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0 (行校验位)
配置寄存器 0	1	0	1	0	1	0	0	0	0
配置寄存器 1	0	0	0	0	0	0	0	0	1
配置寄存器 2	0	0	0	0	0	0	0	0	1
配置寄存器 3	0	0	0	0	0	0	0	0	1
配置寄存器 4	0	0	0	0	0	0	0	0	1
配置寄存器 5	1	0	0	0	0	0	0	0	0
配置寄存器 6 (列校验寄存器)	1	1	0	1	0	1	1	1	1

## 5.26 出厂校准

在探针测试（Probe Test）时对器件进行了校准，以降低器件之间的待机电流、内部时序和灵敏度上的差异，并降低各通道之间的灵敏度差异。

## 5.27 De-Q 天线电路

当收发机靠近基站时，收发机线圈可产生高于  $V_{DE\_Q}$  的电压。这个情形称为“近场”。器件通过 AGC 控制模块检测强近场信号，然后对天线电路进行 de-Q，以降低输入信号的幅值。

## 5.28 解调器

通过恰当的包络检波，解调器从接收的信号中还原调制数据；接收的信号包括载波和数据。解调器具有适合输入信号包络的快速上升（充电）时间（TDR）和下降时间（TDF）（TDR 和 TDF 参数见第 1.0 节“电气规范”）。解调器包括全波整流器、低通滤波器、峰值检波器和数据分割器。

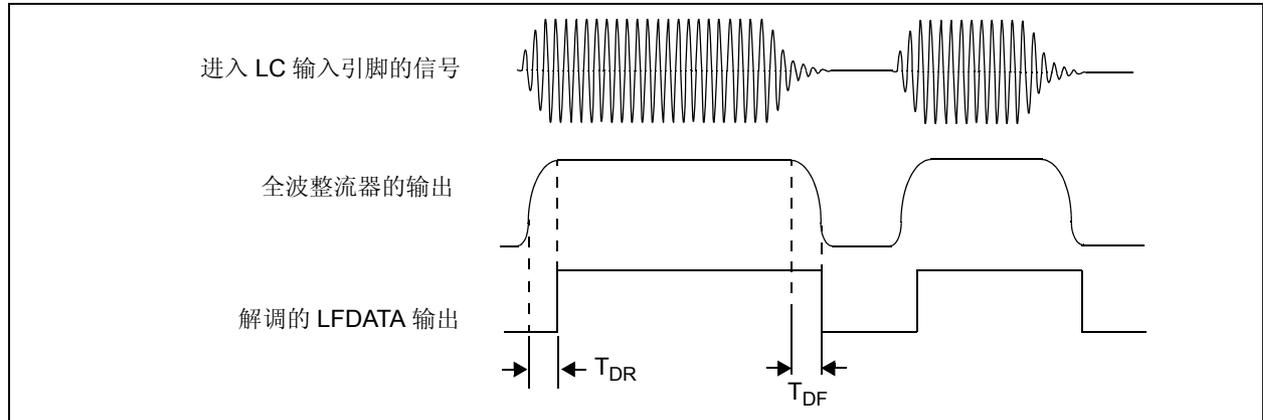


图 5-6: 解调器充放电

## 5.29 上电复位

该电路将保持复位状态，直到器件供电电压足够高。当电源电压足以使器件正常工作时（标称值为  $V_{POR}$ ），器件将退出复位状态。

上电复位时所有配置寄存器均被清零。由于配置寄存器受行、列奇偶校验的保护，ALERT 引脚将被拉低——通知外部单片机前端器件的配置存储器被清零，需要重新载入。

## 5.30 LFDATA 输出选择

FDATA 输出可配置为发送解调器输出、接收信号强度指示器（RSSI）输出或载波时钟（CCLK）。详见配置寄存器 1（寄存器 5-2）。

### 5.30.1 解调器输出

解调器输出是输出选择的默认配置。这是包络检波电路的输出。解调器输出请参见图 5-6。

为了获得干净的数据输出或节省功耗，可以单独地使能或禁止每路输入通道。如果使能了一个以上的通道，则输出为每个使能通道的输出之和。如果三个通道都被禁止，那么就没有有效输出。当选定解调输出时，根据配置寄存器 0（寄存器 5-1）中选项的设置情况，输出有两种情况：输出使能滤波器禁止或使能。请参见第 2.0 节“典型性能曲线”了解各种解调的数据输出。

相关的配置寄存器位：

- 配置寄存器 1（寄存器 5-2），  
DATOUT<8:7>:

bit 8 bit 7

0	0: 解调器输出
0	1: 载波时钟输出
1	0: RSSI 输出
0	1: RSSI 输出

- 配置寄存器 0（寄存器 5-1）：所有位

## 5.30.2 载波时钟输出

选定载波时钟输出后，LFDATA 输出为输入载波时钟的脉冲方波，并在 AGC 稳定时间 (TAGC) 一结束即可用。对于载波时钟输出，有两个配置寄存器选项：(a) 时钟不被分频，或 (b) 时钟被 4 分频，具体选择哪个取决于配置寄存器 2 (寄存器 5-3) 的 DATOUT<7> 位。在 AGC 稳定后，载波时钟输出立即可用。输出使能滤波器、AGCSIG 以及 MODMIN 选项均可应用于载波时钟输出，应用方式与解调输出相同。可单独使能或禁止输入通道信号的输出。如果有一个以上的通道被使能，则输出为每个使能通道输出之和。因此，载波时钟输出波形不如只有一个通道使能时那样精确。如果要求输出波形精确，建议只使能一个通道。

如果所有三个通道都被禁止，那么将没有有效输出。载波时钟输出的示例，如图 2-32 所示。

### 相关的配置寄存器位：

- 配置寄存器 1 (寄存器 5-2)，DATOUT<8:7>:

bit 8	bit 7
0	0: 解调器输出
0	1: 载波时钟输出
1	0: RSSI 输出
1	1: RSSI 输出

- 配置寄存器 2 (寄存器 5-3)，CLKDIV<7>:
  - 0: 载波时钟 /1
  - 1: 载波时钟 /4
- 配置寄存器 0 (寄存器 5-1): 所有位都受影响
- 配置寄存器 5 (寄存器 5-6)

## 5.30.3 接收信号强度指示器 (RSSI) 输出

如果在配置寄存器中选择了接收信号强度指示器 (RSSI) 输出，则在 RSSI 引脚上将产生模拟电流。模拟电流与输入信号的强度成线性正比。

在 RSSI 模式下，电路中的所有定时器，如不活动定时器、报警定时器和 AGC 稳定定时器等，均被禁止。因此 RSSI 输出不受 AGC 稳定时间的影响，当选定某个 RSSI 选项时 RSSI 输出就立即可用。选择 RSSI 输出后，器件立即进入活动模式。

RSSI 输出期间，当器件接收一条 SPI 命令时，RSSI 模式将暂时被禁止，直到 SPI 通信完成。在 SPI 接口通信后，器件再次返回 RSSI 模式。器件保持 RSSI 模式，直到选取了另一种输出类型 (将 CS 拉低将禁止 RSSI 信号)。若要获得某特定通道的 RSSI 输出，或者要节省运行功耗，可以单独使能或禁止某一输入通道。如果一个以上的通道被使能，则 RSSI 输出来自信号最强的通道。如果全部三个通道都被禁止，将没有有效的输出。

RSSI 输出电流与输入信号的强度呈线性正比关系。通道与通道间及器件与器件间存在差异。示例请参见图 2-13。RSSI 输出电流的线性度 (ILR<sub>RSSI</sub>) 是通过采样三个输入点的输出测得的，这三个输入点是：37 mV<sub>PP</sub>、100 mV<sub>PP</sub> 和 370 mV<sub>PP</sub>。100 mV<sub>PP</sub> 输入信号的 RSSI 输出电流与连接两个端点 (37 mV<sub>PP</sub> 和 370 mV<sub>PP</sub>) 的线上获取的期望输出电流相比较。有关 RSSI 线性规范的详细信息，请参见公式 5-1 和图 5-7。

### 公式 5-1: RSSI 线性规范

$$ILR_{RSSI} (\%) = \frac{100 \text{ mV}_{PP} \text{ 输入信号下的偏差}}{370 \text{ mV}_{PP} \text{ 输出信号的 } I_{RSSI}} \times 100\%$$

其中：  
 100 mV<sub>PP</sub> 输入信号下的偏差 =  
 100 mV<sub>PP</sub> 输入信号下的 [测量的 I<sub>RSSI</sub> - 期望的 I<sub>RSSI</sub>]  
 期望的 I<sub>RSSI</sub> = 连接两个端点的线上获取的 RSSI 电流 (37 mV<sub>PP</sub> 和 370 mV<sub>PP</sub> 输入下的 RSSI 输出电流)。

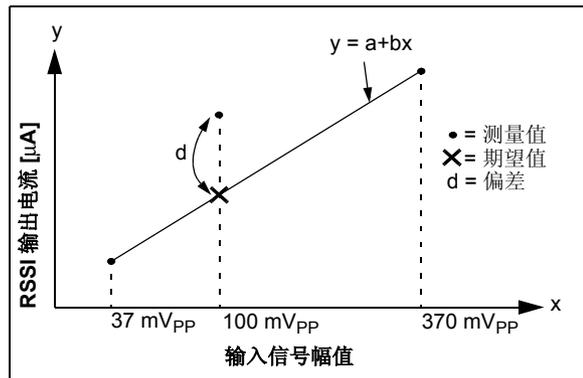


图 5-7: RSSI 线性测试示例

**相关的配置寄存器位:**

- 配置寄存器 1 (寄存器 5-2), DATOUT<8:7>:

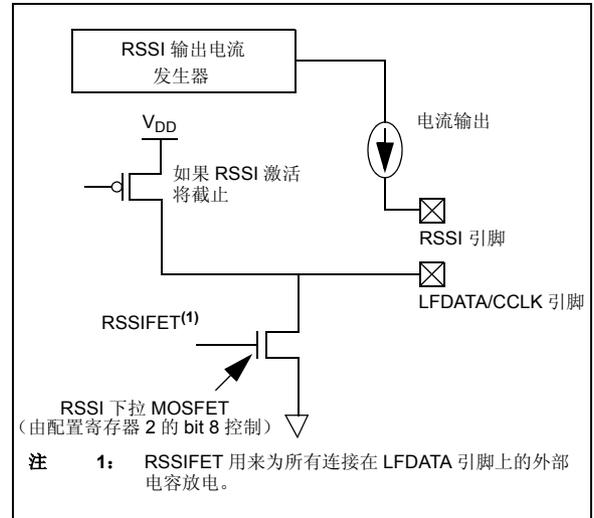
bit 8	bit 7
0	0: 解调输出
0	1: 载波时钟输出
1	0: RSSI 输出
1	1: RSSI 输出

- 配置寄存器 2 (寄存器 5-3), RSSIFET<8>:

0: 下拉 MOSFET 截止
1: 下拉 MOSFET 导通

**注:** 仅当选择了 RSSI 输出时, 下拉 MOSFET 选项才有效。当选择解调或载波时钟输出选项时, MOSFET 不受用户控制。

- 配置寄存器 0 (寄存器 5-1): 所有位都受影响。



**图 5-8:** RSSI 输出路径

# MCP2030

## 5.30.3.1 RSSI 信号的模数数据转换

RSSI 输出为模拟电流。它需要外部模数转换器 (ADC) 将模拟电流转化为数字输出。ADC 数据转换可以通过使用独立的外部 ADC 器件、具有内部 ADC 功能的外部 MCU 或没有 ADC 功能的 MCU 但使用固件来完成。在 RSSI 输出模式下，RSSIFET 用来给 RSSI 模式下 LFDATA 引脚上的所有外部电荷放电。可使用配置寄存器 2 (寄存器 5-3) 的 RSSIFET<8> 位使 MOSFET 导通或截止。导通时，内部 MOSFET 为连接于 LFDATA 引脚的外部电容提供了一个放电通路。MOSFET 选项仅当选择 RSSI 输出时有有效，并且在解调或载波时钟输出选项时不受用户控制。

此器件的各种外部 ADC 实现方法请参见各应用笔记。

RSSI 的输出路径请参见图 5-8。

## 5.31 配置寄存器

### 5.31.1 SPI 通信

SPI 通信用于读写配置寄存器和发送“纯命令”消息。有 3 个引脚用于 SPI 通信：CS、SCLK/ALERT 和 LFDATA/ RSSI/CCLK/SDIO。图 5-9、图 5-10 和图 5-11 给出了 SPI 通信序列的示例。

当这些引脚连接到外部 MCU 的 I/O 引脚时，需要以下条件：

#### **CS**

- 引脚始终用作输入且带有内部上拉。

#### **SCLK/ALERT**

- 在  $\overline{CS}$  为高电平时，该引脚为集电极开路输出。内部上拉电阻的存在是为了确保从上电到 MCU 配置其引脚期间不会有 SPI 误通信。当  $\overline{CS}$  为低电平时，此引脚成为 SPI 时钟输入。

#### **LFDATA/CCLK/SDIO**

- 只要  $\overline{CS}$  为高电平，此引脚就为数字输出 (LFDATA)。SPI 通信期间，除非执行寄存器读操作时此引脚为 SPI 数据输出 (SDO)，否则此引脚是 SPI 数据输入 (SDI)。

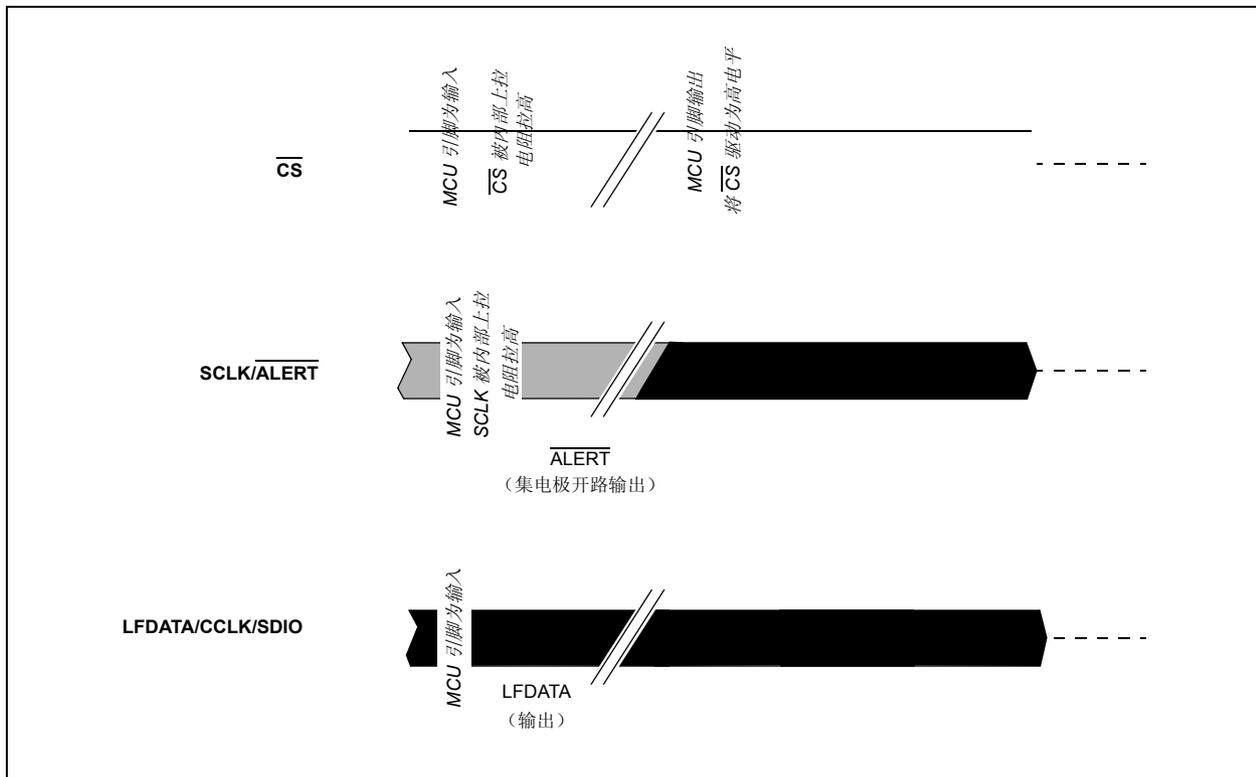


图 5-9: 上电序列

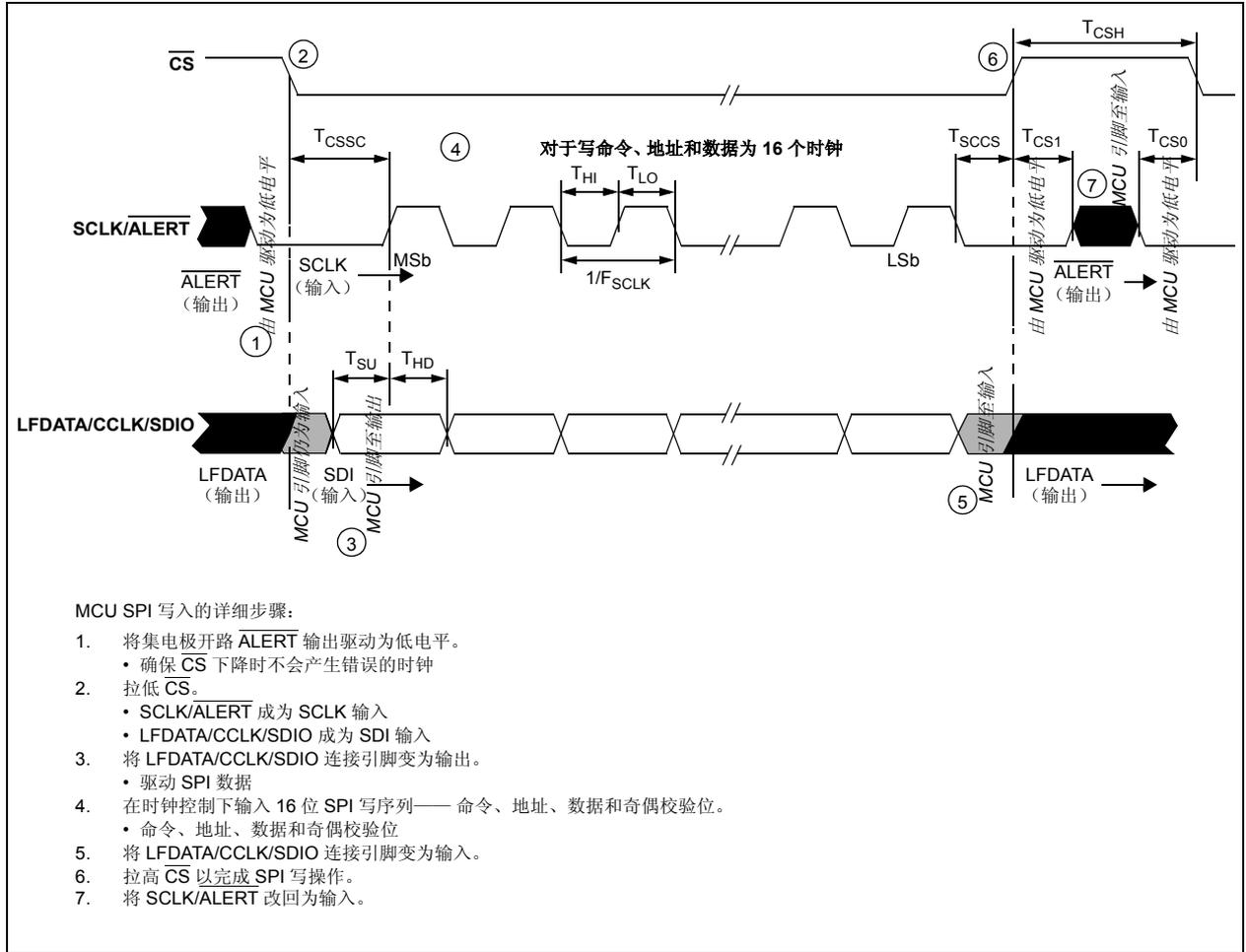


图 5-10: SPI 写序列



## 5.31.2 命令译码器 / 控制器

电路执行来自外部MCU的8个SPI命令。命令结构如下：

命令（3位）+ 配置地址（4位）+ 数据字节和行奇偶校验位（首先接收最高位）。可用的SPI命令如表5-5所示。

器件工作在SPI模式0,0下。在模式0,0下，时钟在低电平状态空闲（图5-12）。SDI数据在SCLK的上升沿装入器件，SDO数据在SCLK的下降沿输出。CS为低时，时间必须是16时钟（SCLK）的整数倍，否则命令将异常中止。

**表 5-5: SPI 命令**

命令	地址	数据	行奇偶校验位	说明
<b>仅命令——地址和数据“无关紧要”，但尽管如此，仍需按时钟输入。</b>				
000	XXXX	XXXX XXXX	X	钳通——使能调制电路
001	XXXX	XXXX XXXX	X	钳断——禁止调制电路
010	XXXX	XXXX XXXX	X	进入休眠模式（其他任何命令将唤醒 AFE）
011	XXXX	XXXX XXXX	X	AGC 保持开——暂存当前 AGC 电平
100	XXXX	XXXX XXXX	X	AGC 保持关——AGC 再次跟踪最强的输入信号
101	XXXX	XXXX XXXX	X	软件复位——复位各种电路
<b>读命令——数据将从指定的寄存器地址读出</b>				
110	0000	配置字节 0	P	通用——正常操作下可改变的选项
	0001	配置字节 1	P	LCX 天线调谐和 LFDATA 输出格式
	0010	配置字节 2	P	LCY 天线调谐
	0011	配置字节 3	P	LCZ 天线调谐
	0100	配置字节 4	P	LCX 和 LCY 灵敏度降低
	0101	配置字节 5	P	LCZ 灵敏度降低和调制深度
	0110	列奇偶校验位	P	配置字节 0 -> 配置字节 5 的列奇偶校验字节
	0111	状态	X	状态——奇偶校验错误，哪个输入处于活动状态，等等
<b>写命令——数据将写入指定的寄存器地址</b>				
111	0000	配置字节 0	P	输出使能滤波器，通道使能 / 禁止，等等。
	0001	配置字节 1	P	LCX 天线调谐和 LFDATA 输出类型
	0010	配置字节 2	P	LCY 天线调谐
	0011	配置字节 3	P	LCZ 天线调谐
	0100	配置字节 4	P	LCX 和 LCY 灵敏度降低
	0101	配置字节 5	P	LCZ 灵敏度降低和调制深度
	0110	列奇偶校验位	P	配置字节 0 -> 配置字节 5 的列奇偶校验字节
	0111	未使用	X	寄存器可读，但不可写

**注：** P 表示各数据字节的行奇偶检验位（奇校验）。

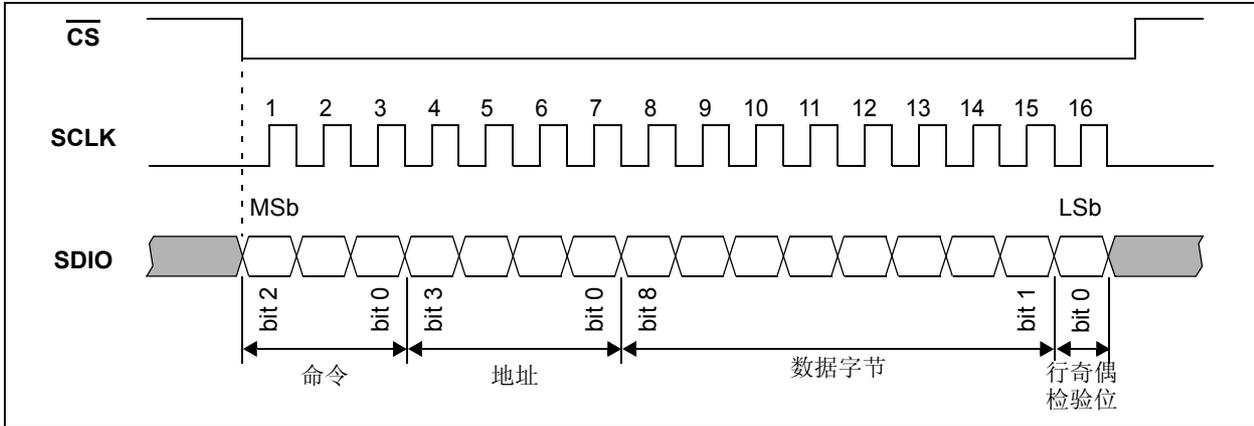


图 5-12: 详细的 SPI 时序 (AFE)

### 5.31.2.1 钳通命令

钳通命令将激活（导通）所有已使能通道的调制晶体管，通道在配置寄存器 0（寄存器 5-1）中使能。

### 5.31.2.2 钳断命令

钳断命令将使所有已使能通道的调制晶体管关闭（截止）。

### 5.31.2.3 休眠命令

休眠命令将使器件进入休眠模式——通过禁止除基本电路以外的所有电路，使电流消耗最小。任何其他命令都使器件从休眠下唤醒（如：钳断命令）。

### 5.31.2.4 软件复位命令

当器件接收到外部软件复位命令时，就将产生软件复位。外部软件复位命令通常用来终止 SPI 通讯，或用来为下一个信号检波序列初始化器件，等等。关于软件复位的详细信息，请参见第 5.20 节“软件复位”。

如果软件复位命令是在“钳通”状态下发送的，那么在软件复位执行之后器件仍将保持“钳通”状态。软件复位仅在活动模式下执行，而不在待机模式下执行。如果器件不处于活动模式下，SPI 软件复位命令将被忽略。

### 5.31.2.5 AGC 保持开命令

AGC 保持开命令将保持每个 AGC 初始化时间内的 AGC 电平，然后将保持值应用于数据分割电路上，供后续数据流使用。保持的 AGC 值将被软件复位复位，当新的 AGC 初始化时间开始时，将获取并保持新的 AGC 值。AGC 保持关命令将禁止此功能（见第 5.19 节“AGC 保持”）。

### 5.31.2.6 AGC 保持关命令

此命令将禁止 AGC 保持功能，使器件返回正常的 AGC 跟踪模式：在 AGC 稳定时间内快速跟踪，在稳定时间之后缓慢跟踪（见第 5.19 节“AGC 保持”）。

### 5.31.3 读 / 写配置寄存器的命令

器件有 8 个配置寄存器，包括一个列校验寄存器和 STATUS 寄存器。除 STATUS 寄存器是只读的外，所有寄存器都可通过 SPI 进行读写。每个寄存器（除 STATUS 寄存器 7 外）的 bit 0 是行校验位，它使寄存器中置 1 的位数为奇数。

**表 5-6: 配置寄存器汇总**

寄存器名称	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
配置寄存器 0	OEH		OEL		ALRTIND	LCZEN	LCYEN	LCXEN	R0PAR
配置寄存器 1	DATOUT		通道 X 调谐电容						R1PAR
配置寄存器 2	RSSIFET	CLKDIV	通道 Y 调谐电容						R2PAR
配置寄存器 3	未用		通道 Z 调谐电容						R3PAR
配置寄存器 4	通道 X 灵敏度控制				通道 Y 灵敏度控制				R4PAR
配置寄存器 5	AUTOCHSEL	AGCSIG	MODMIN	MODMIN	通道 Z 灵敏度控制				R5PAR
列奇偶校验寄存器 6	列奇偶检验位								R6PAR
STATUS 寄存器 7	活动通道指示器			AGCACT	唤醒通道指示器			ALARM	PEI

**寄存器 5-1: 配置寄存器 0 (地址: 0000)**

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OEH1	OEH0	OEL1	OEL0	ALRTIND	LCZEN	LCYEN	LCXEN	R0PAR	
bit 8									bit 0

- bit 8-7 OEH<1:0>**: 输出使能滤波器高电平时间 ( $T_{OEH}$ ) 位  
 00 = 禁止输出使能滤波器 (无需唤醒序列, 将所有信号传递到 LFDATA)  
 01 = 1 ms  
 10 = 2 ms  
 11 = 4 ms
- bit 6-5 OEL<1:0>**: 输出使能滤波器低电平时间 ( $T_{OEL}$ ) 位  
 00 = 1 ms  
 01 = 1 ms  
 10 = 2 ms  
 11 = 4 ms
- bit 4 ALRTIND**: ALERT 位, 输出由以下触发:  
 1 = 奇偶校验错误和 / 或报警定时器超时 (接收噪声, 见第 5.14.3 节“报警定时器”)  
 0 = 奇偶校验错误
- bit 3 LCZEN**: LCZ 使能位  
 1 = 禁止  
 0 = 使能
- bit 2 LCYEN**: LCY 使能位  
 1 = 禁止  
 0 = 使能
- bit 1 LCXEN**: LCX 使能位  
 1 = 禁止  
 0 = 使能
- bit 0 R0PAR**: 寄存器 0 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数

**图注:**

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

# MCP2030

## 寄存器 5-2: 配置寄存器 1 (地址: 0001)

R/W-0	R/W-0							
DATOUT1	DATOUT0	LCXTUN5	LCXTUN4	LCXTUN3	LCXTUN2	LCXTUN1	LCXTUN0	R1PAR
								bit 0

bit 8-7 **DATOUT<1:0>**: LFDATA 输出类型位

00 = 解调输出  
 01 = 载波时钟输出  
 10 = RSSI 输出  
 11 = RSSI 输出

bit 6-1 **LCXTUN<5:0>**: LCX 调谐电容位

000000 = +0 pF (默认值)

:

111111 = +63 pF

bit 0 **R1PAR**: 寄存器 1 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

## 寄存器 5-3: 配置寄存器 2 (地址: 0010)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
RSSIFET	CLKDIV	LCYTUN5	LCYTUN4	LCYTUN3	LCYTUN2	LCYTUN1	LCYTUN0	R2PAR
								bit 0

bit 8 **RSSIFET**: LFDATA 引脚上的下拉 MOSFET 位 (仅在 RSSI 模式下可由用户控制)

1 = 下拉 RSSI MOSFET 导通  
 0 = 下拉 RSSI MOSFET 截止

bit 7 **CLKDIV**: 载波时钟分频位

1 = 载波时钟 /4  
 0 = 载波时钟 /1

bit 6-1 **LCYTUN<5:0>**: LCY 调谐电容位

000000 = +0 pF (默认值)

:

111111 = +63 pF

bit 0 **R2PAR**: 寄存器 2 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

## 寄存器 5-4: 配置寄存器 3 (地址: 0011)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	LCZTUN5	LCZTUN4	LCZTUN3	LCZTUN2	LCZTUN1	LCZTUN0	R3PAR	
bit 8									bit 0

bit 8-7 未用: 读为 0

bit 6-1 **LCZTUN<5:0>**: LCZ 调谐电容位  
 000000 = +0 pF (默认值)  
 :  
 111111 = +63 pF

bit 0 **R3PAR**: 寄存器 3 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

## 寄存器 5-5: 配置寄存器 4 (地址: 0100)

R/W-0	R/W-0								
LCXSEN3	LCXSEN2	LCXSEN1	LCXSEN0	LCYSEN3	LCYSEN2	LCYSEN1	LCYSEN0	R4PAR	
bit 8									bit 0

bit 8-5 **LCXSEN<3:0><sup>(1)</sup>**: 典型 LCX 灵敏度降低位

0000 = -0 dB (默认)  
 0001 = -2 dB  
 0010 = -4 dB  
 0011 = -6 dB  
 0100 = -8 dB  
 0101 = -10 dB  
 0110 = -12 dB  
 0111 = -14 dB  
 1000 = -16 dB  
 1001 = -18 dB  
 1010 = -20 dB  
 1011 = -22 dB  
 1100 = -24 dB  
 1101 = -26 dB  
 1110 = -28 dB  
 1111 = -30 dB

bit 4-1 **LCYSEN<3:0><sup>(1)</sup>**: 典型 LCY 灵敏度降低位

0000 = -0 dB (默认)  
 :  
 1111 = -30 dB

bit 0 **R4PAR**: 寄存器 4 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数

注 1: 设计为严格单调递增或递减。

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

# MCP2030

## 寄存器 5-6: 配置寄存器 5 (地址: 0101)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
AUTOCHSEL	AGCSIG	MODMIN1	MODMIN0	LCZSEN3	LCZSEN2	LCZSEN1	LCZSEN0	R5PAR
								bit 0

- bit 8 **AUTOCHSEL**: 自动通道选择位  
 1 = 使能——器件选择在  $T_{AGC}$  结束时解调器输出为“高”的通道; 否则阻塞通道。  
 0 = 禁止——器件遵从寄存器 0 中定义的通道使能/禁止位。
- bit 7 **AGCSIG**: AGC 回路激活后, 解调器的输出使能位  
 1 = 使能——当 AGC 将输入引脚的电压调节至大约 20 mV<sub>PP</sub> 时才有输出。当 AGC 开始调节时, AGC 活动状态位置 1。  
 0 = 禁止——器件传递它能够检测到的所有信号
- bit 6-5 **MODMIN<1:0>**: 最小调制深度位  
 00 = 33%  
 01 = 60%  
 10 = 14%  
 11 = 8%
- bit 4-1 **LCZSEN<3:0><sup>(1)</sup>**: LCZ 灵敏度降低位  
 0000 = -0 dB (默认)  
 :  
 1111 = -30 dB
- bit 0 **R5PAR**: 寄存器 5 奇偶检验位——置 1/ 清零, 因此 9 位寄存器包括奇校验位——置 1 的位数为奇数  
 注 1: 设计为严格单调递增或递减。

### 图注:

R = 可读位                      W = 可写位                      U = 未用位, 读为 0  
 -n = 上电复位时的值            1 = 置 1                              0 = 清零                              x = 未知

## 寄存器 5-7: 列奇偶检验寄存器 6 (地址: 0110)

R/W-0	R/W-0							
COLPAR7	COLPAR6	COLPAR5	COLPAR4	COLPAR3	COLPAR2	COLPAR1	COLPAR0	R6PAR
								bit 0

- bit 8 **COLPAR7**: 置 1/ 清零, 以使第 8 个奇偶检验位 + 配置寄存器行奇偶检验位的总和包含奇数个置 1 的位。
- bit 7 **COLPAR6**: 置 1/ 清零, 以使第 7 个奇偶检验位 + 配置寄存器 0 至 5 的第 7 位的总和包含奇数个置 1 的位。
- bit 6 **COLPAR5**: 置 1/ 清零, 以使第 6 个奇偶检验位 + 配置寄存器 0 至 5 的第 6 位的总和包含奇数个置 1 的位。
- bit 5 **COLPAR4**: 置 1/ 清零, 以使第 5 个奇偶检验位 + 配置寄存器 0 至 5 的第 5 位的总和包含奇数个置 1 的位。
- bit 4 **COLPAR3**: 置 1/ 清零, 以使第 4 个奇偶检验位 + 配置寄存器 0 至 5 的第 4 位的总和包含奇数个置 1 的位。
- bit 3 **COLPAR2**: 置 1/ 清零, 以使第 3 个奇偶检验位 + 配置寄存器 0 至 5 的第 3 位的总和包含奇数个置 1 的位。
- bit 2 **COLPAR1**: 置 1/ 清零, 以使第 2 个奇偶检验位 + 配置寄存器 0 至 5 的第 2 位的总和包含奇数个置 1 的位。
- bit 1 **COLPAR0**: 置 1/ 清零, 以使第 1 个奇偶检验位 + 配置寄存器 0 至 5 的第 1 位的总和包含奇数个置 1 的位。
- bit 0 **R6PAR**: 寄存器 6 奇偶检验位——置 1/ 清零, 以使 9 位寄存器包括奇校验位——置 1 的位数为奇数

### 图注:

R = 可读位                      W = 可写位                      U = 未用位, 读为 0  
 -n = 上电复位时的值            1 = 置 1                              0 = 清零                              x = 未知

## 寄存器 5-8: 配置寄存器 7 (地址: 0111)

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
CHZACT	CHYACT	CHXACT	AGCACT	WAKEZ	WAKEY	WAKEX	ALARM	PEI
bit 8								bit 0

- bit 8 **CHZACT**: 通道 Z 激活<sup>(1)</sup> 位 (由软件复位清零)  
 1 =  $T_{AGC}$  之后, 通道 Z 传送数据  
 0 =  $T_{AGC}$  之后, 通道 Z 不传送数据。
- bit 7 **CHYACT**: 通道 Y 激活<sup>(1)</sup> 位 (由软件复位清零)  
 1 =  $T_{AGC}$  之后, 通道 Y 传送数据  
 0 =  $T_{AGC}$  之后, 通道 Y 不传送数据。
- bit 6 **CHXACT**: 通道 X 激活<sup>(1)</sup> 位 (由软件复位清零)  
 1 =  $T_{AGC}$  之后, 通道 X 传送数据  
 0 =  $T_{AGC}$  之后, 通道 X 不传送数据。
- bit 5 **AGCACT**: AGC 激活状态位 (实时, 由软件复位清零)  
 1 = AGC 激活 (输入信号强)。当输入信号电压约 > 20 mV<sub>PP</sub> 时, AGC 处于激活状态。  
 0 = AGC 静止 (输入信号弱)
- bit 4 **WAKEZ**: 唤醒通道 Z 指示器状态位 (由软件复位清零)  
 1 = 通道 Z 导致器件唤醒 (传送 +64 时钟计数器)  
 0 = 通道 Z 未导致器件唤醒
- bit 3 **WAKEY**: 唤醒通道 Y 指示器状态位 (由软件复位清零)  
 1 = 通道 Y 导致器件唤醒 (传送 +64 时钟计数器)  
 0 = 通道 Y 未导致器件唤醒
- bit 2 **WAKEX**: 唤醒通道 X 指示器状态位 (由软件复位清零)  
 1 = 通道 X 导致器件唤醒 (传送 +64 时钟计数器)  
 0 = 通道 X 未导致器件唤醒
- bit 1 **ALARM**: 表明是否发生了报警定时器超时 (由读 “STATUS 寄存器命令” 清零)  
 1 = 报警定时器超时。根据配置寄存器 0 中 bit 4 的状态, 它有可能导致 ALERT 输出变为低电平。  
 0 = 报警定时器没有超时
- bit 0 **PEI**: 奇偶检验错误指示位——指明是否发生了配置寄存器奇偶校验错误 (实时)  
 1 = 发生了奇偶校验错误, 导致 ALERT 输出变为低电平  
 0 = 未发生奇偶校验错误

**注 1:** 只要通道传输数据该位就处于高电平。在待机模式下该位处于低电平。

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = 上电复位时的值	1 = 置 1	0 = 清零
		x = 未知

各种 SPI 命令和 AFE 上电复位后的 AFE STATUS 寄存器的位状态可参见表 5-7。

# MCP2030

表 5-7: STATUS 寄存器的位状态 (上电复位各种 SPI 命令后)

状态	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	CHZACT	CHYACT	CHXACT	AGCACT	WAKEZ	WAKEY	WAKEX	ALARM	PEI
POR	0	0	0	0	0	0	0	0	1
读命令 (仅 STATUS 寄存器)	u	u	u	u	u	u	u	0	u
休眠命令	u	u	u	u	u	u	u	u	u
执行了软件复位 <sup>(1)</sup>	0	0	0	0	0	0	0	u	u

图注: u = 不变

注 1: 软件复位执行的状态, 请参见第 5.20 节“软件复位”和第 5.31.2.4 节“软件复位命令”。

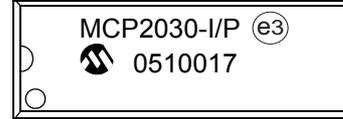
## 6.0 封装信息

### 6.1 封装标识信息

14 引脚 PDIP



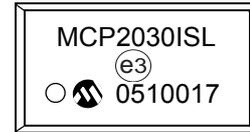
示例



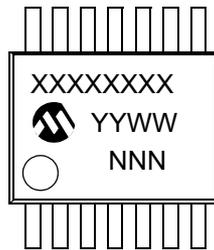
14 引脚 SOIC



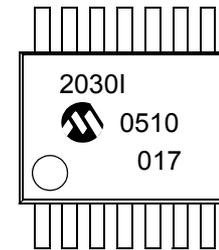
示例



14 引脚 TSSOP



示例

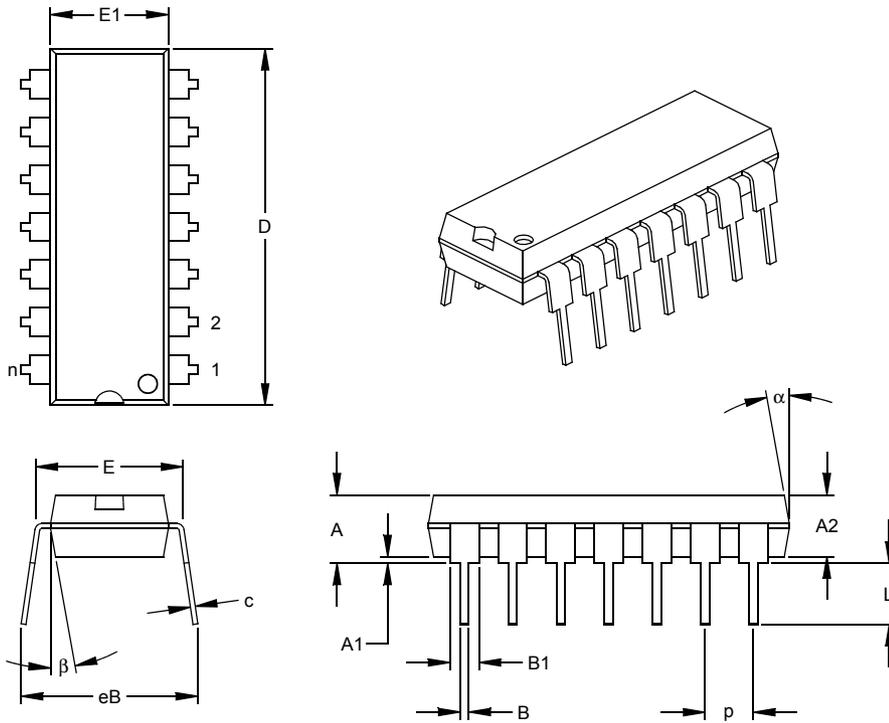


**图注:** XX...X 客户信息  
 Y 年份代码 (日历年的最后一位数字)  
 YY 年份代码 (日历年的最后两位数字)  
 WW 星期代码 (一月一日的星期代码为“01”)  
 NNN 以字母数字排序的追踪代码  
 (e3) 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志  
 \* 表示无铅封装。JEDEC 无铅标志 ((e3)) 标示于此种封装的外包装上。

**注:** Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

# MCP2030

## 14 引脚塑封双列直插式封装 (P) —— 主体 300 mil (PDIP)



单位	尺寸范围	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.100			2.54	
顶端到固定面高度	A	.140	.155	.170	3.56	3.94	4.32
塑模封装厚度	A2	.115	.130	.145	2.92	3.30	3.68
塑模底面到固定面高度	A1	.015			0.38		
肩到肩宽度	E	.300	.313	.325	7.62	7.94	8.26
塑模封装宽度	E1	.240	.250	.260	6.10	6.35	6.60
总长度	D	.740	.750	.760	18.80	19.05	19.30
引脚尖到固定面高度	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
引脚上部宽度	B1	.045	.058	.070	1.14	1.46	1.78
引脚下部宽度	B	.014	.018	.022	0.36	0.46	0.56
总排列间距 §	eB	.310	.370	.430	7.87	9.40	10.92
塑模顶部锥度	α	5	10	15	5	10	15
塑模底部锥度	β	5	10	15	5	10	15

\* 控制参数

§ 重要特性

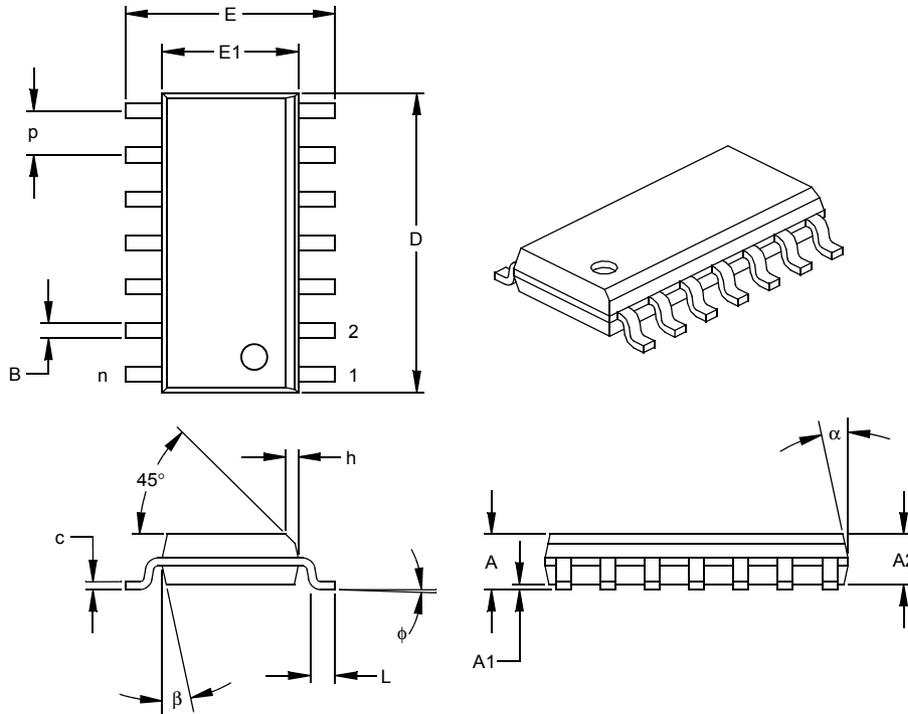
注:

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 规范号: MS-001

图号: C04-005

## 14 引脚窄条塑封小型封装 (SL) —— 主体 150 mil (SOIC)



尺寸范围	单位	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.050			1.27	
总高度	A	.053	.061	.069	1.35	1.55	1.75
塑模封装厚度	A2	.052	.056	.061	1.32	1.42	1.55
悬空间隙 §	A1	.004	.007	.010	0.10	0.18	0.25
总宽度	E	.228	.236	.244	5.79	5.99	6.20
塑模封装宽度	E1	.150	.154	.157	3.81	3.90	3.99
总长度	D	.337	.342	.347	8.56	8.69	8.81
斜面投影距离	h	.010	.015	.020	0.25	0.38	0.51
底脚长度	L	.016	.033	.050	0.41	0.84	1.27
底脚倾角	φ	0	4	8	0	4	8
引脚厚度	c	.008	.009	.010	0.20	0.23	0.25
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
塑模顶部锥度	α	0	12	15	0	12	15
塑模底部锥度	β	0	12	15	0	12	15

\* 控制参数

§ 重要特性

注:

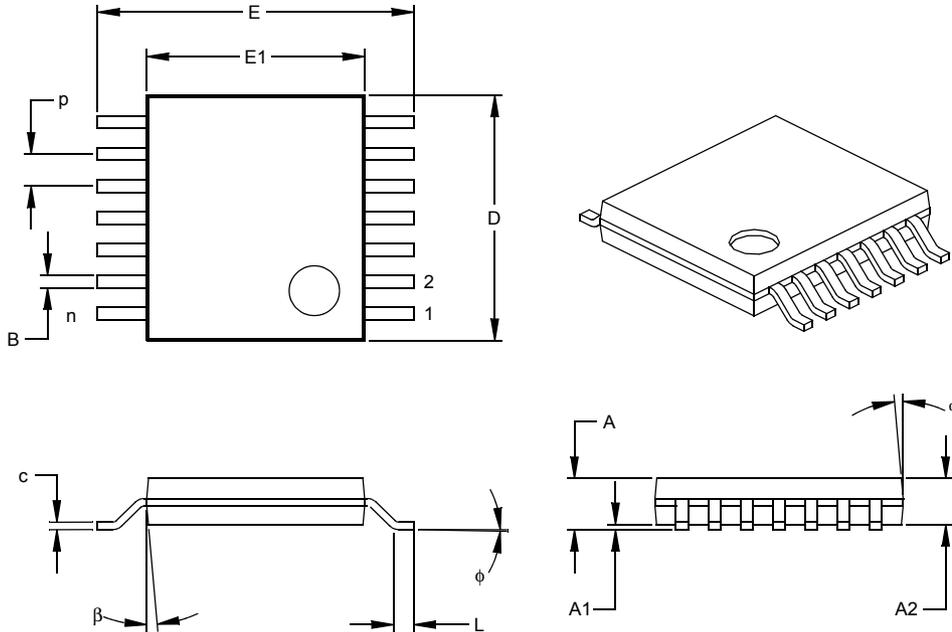
尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

等同于 JEDEC 号: MS-012

图号: C04-065

# MCP2030

## 14 引脚塑封薄形缩小型封装 (ST) —— 主体 4.4 mm (TSSOP)



尺寸范围	单位	英寸			毫米 *		
		最小	正常	最大	最小	正常	最大
引脚数	n		14			14	
引脚间距	p		.026			0.65	
总高度	A			.043			1.10
塑模封装厚度	A2	.033	.035	.037	0.85	0.90	0.95
悬空间隙 §	A1	.002	.004	.006	0.05	0.10	0.15
总宽度	E	.246	.251	.256	6.25	6.38	6.50
塑模封装宽度	E1	.169	.173	.177	4.30	4.40	4.50
塑封封装长度	D	.193	.197	.201	4.90	5.00	5.10
底脚长度	L	.020	.024	.028	0.50	0.60	0.70
底脚倾角	φ	0	4	8	0	4	8
引脚厚度	c	.004	.006	.008	0.09	0.15	0.20
引脚宽度	B	.007	.010	.012	0.19	0.25	0.30
塑模顶部锥度	α	0	5	10	0	5	10
塑模底部锥度	β	0	5	10	0	5	10

\* 控制参数  
§ 重要特性

注：  
尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。  
等同于 JEDEC 号: MO-153  
图号: C04-087

## 附录 A: 版本历史

### 版本 A (2005 年 11 月)

- 本文档的最初版本。

# MCP2030

---

注:

## 产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或销售办事处联系。

器件编号	X	/XX	XXX
器件	温度范围	封装	模式
<b>器件:</b>	MCP2030: 标准 $V_{DD}$ 范围 MCP2030T: (卷带式封装)		
<b>温度范围:</b>	I	=	-40°C 至 +85°C
<b>封装:</b>	P	=	PDIP (300 mil, 14 引脚)
	SL	=	SOIC (鸥翼状, 主体 150 mil, 14 引脚)
	ST	=	TSSOP (4.4 mm, 14 引脚)

**示例:**

- a) MCP2030-I/P: 工业温度级, 14 引脚 PDIP。
- b) MCP2030-I/SL: 工业温度级, 14 引脚 SOIC。
- c) MCP2030-I/ST: 工业温度级, 14 引脚 TSSOP。

# MCP2030

---

注:

---

---

**请注意以下有关 Microchip 器件代码保护功能的要点:**

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

---

提供本文档的中文版本仅为为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适用性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。在 Microchip 知识产权保护下, 不得暗或以其他方式转让任何许可证。

#### 商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rfPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、Mindi、MiWi、MPASM、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rfLAB、rfPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2006, Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM  
CERTIFIED BY DNV  
== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe、位于俄勒冈州 Gresham 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均通过了 ISO/TS-16949:2002 认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

## 全球销售及服务中心

### 美洲

**公司总部 Corporate Office**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 1-480-792-7200  
Fax: 1-480-792-7277

技术支持:  
<http://support.microchip.com>  
网址: [www.microchip.com](http://www.microchip.com)

### 亚太总部 Asia Pacific Office

Suites 3707-14, 37th Floor  
Tower 6, The Gateway  
Harbour City, Kowloon  
Hong Kong  
Tel: 852-2401-1200  
Fax: 852-2401-3431

### 亚特兰大 Atlanta

Alpharetta, GA  
Tel: 1-770-640-0034  
Fax: 1-770-640-0307

### 波士顿 Boston

Westborough, MA  
Tel: 1-774-760-0087  
Fax: 1-774-760-0088

### 芝加哥 Chicago

Itasca, IL  
Tel: 1-630-285-0071  
Fax: 1-630-285-0075

### 达拉斯 Dallas

Addison, TX  
Tel: 1-972-818-7423  
Fax: 1-972-818-2924

### 底特律 Detroit

Farmington Hills, MI  
Tel: 1-248-538-2250  
Fax: 1-248-538-2260

### 科科莫 Kokomo

Kokomo, IN  
Tel: 1-765-864-8360  
Fax: 1-765-864-8387

### 洛杉矶 Los Angeles

Mission Viejo, CA  
Tel: 1-949-462-9523  
Fax: 1-949-462-9608

### 圣何塞 San Jose

Mountain View, CA  
Tel: 1-650-215-1444  
Fax: 1-650-961-0286

### 加拿大多伦多 Toronto

Mississauga, Ontario,  
Canada  
Tel: 1-905-673-0699  
Fax: 1-905-673-6509

### 亚太地区

**中国 - 北京**  
Tel: 86-10-8528-2100  
Fax: 86-10-8528-2104

**中国 - 成都**  
Tel: 86-28-8676-6200  
Fax: 86-28-8676-6599

**中国 - 福州**  
Tel: 86-591-8750-3506  
Fax: 86-591-8750-3521

**中国 - 香港特别行政区**  
Tel: 852-2401-1200  
Fax: 852-2401-3431

**中国 - 青岛**  
Tel: 86-532-8502-7355  
Fax: 86-532-8502-7205

**中国 - 上海**  
Tel: 86-21-5407-5533  
Fax: 86-21-5407-5066

**中国 - 沈阳**  
Tel: 86-24-2334-2829  
Fax: 86-24-2334-2393

**中国 - 深圳**  
Tel: 86-755-8203-2660  
Fax: 86-755-8203-1760

**中国 - 顺德**  
Tel: 86-757-2839-5507  
Fax: 86-757-2839-5571

**中国 - 武汉**  
Tel: 86-27-5980-5300  
Fax: 86-27-5980-5118

**中国 - 西安**  
Tel: 86-29-8833-7250  
Fax: 86-29-8833-7256

**台湾地区 - 高雄**  
Tel: 886-7-536-4818  
Fax: 886-7-536-4803

**台湾地区 - 台北**  
Tel: 886-2-2500-6610  
Fax: 886-2-2508-0102

**台湾地区 - 新竹**  
Tel: 886-3-572-9526  
Fax: 886-3-572-6459

### 亚太地区

**澳大利亚 Australia - Sydney**  
Tel: 61-2-9868-6733  
Fax: 61-2-9868-6755

**印度 India - Bangalore**  
Tel: 91-80-4182-8400  
Fax: 91-80-4182-8422

**印度 India - New Delhi**  
Tel: 91-11-5160-8631  
Fax: 91-11-5160-8632

**印度 India - Pune**  
Tel: 91-20-2566-1512  
Fax: 91-20-2566-1513

**日本 Japan - Yokohama**  
Tel: 81-45-471-6166  
Fax: 81-45-471-6122

**韩国 Korea - Gumi**  
Tel: 82-54-473-4301  
Fax: 82-54-473-4302

**韩国 Korea - Seoul**  
Tel: 82-2-554-7200  
Fax: 82-2-558-5932 或  
82-2-558-5934

**马来西亚 Malaysia - Penang**  
Tel: 60-4-646-8870  
Fax: 60-4-646-5086

**菲律宾 Philippines - Manila**  
Tel: 63-2-634-9065  
Fax: 63-2-634-9069

**新加坡 Singapore**  
Tel: 65-6334-8870  
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**  
Tel: 66-2-694-1351  
Fax: 66-2-694-1350

### 欧洲

**奥地利 Austria - Wels**  
Tel: 43-7242-2244-3910  
Fax: 43-7242-2244-393

**丹麦 Denmark-Copenhagen**  
Tel: 45-4450-2828  
Fax: 45-4485-2829

**法国 France - Paris**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**德国 Germany - Munich**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**意大利 Italy - Milan**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**荷兰 Netherlands - Drunen**  
Tel: 31-416-690399  
Fax: 31-416-690340

**西班牙 Spain - Madrid**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**英国 UK - Wokingham**  
Tel: 44-118-921-5869  
Fax: 44-118-921-5820